

doi:10.15199/48.2024.09.45

## Wysokosprawny sterownik bramkowy 4xUCC27516 pracujący w zakresie częstotliwości do 30MHz

**Streszczenie.** W artykule przedstawiono budowę, analizę i badania eksperymentalne nowego sterownika bramkowego (ang. Gate Driver) o oznaczeniu 4xUCC27516 pracującego w zakresie częstotliwości do 30 MHz i dedykowanego do tranzystorów MOSFET mocy serii DE. Przedstawiono obwód PCB nowego drajwera MOSFET wykonany na trójwarstwowym laminacie w technologii IMS i skonstruowany w oparciu o układy scalone małej mocy firmy Texas Instruments. W ramach badań laboratoryjnych wyznaczono straty mocy dla dwóch trybów pracy nowego sterownika bramkowego: pracy na biegu jałowym (bez obciążenia) i pod obciążeniem bramką dedykowanego tranzystora DE275-501N16A oraz określono sprawność układu w zakresie częstotliwości od 10 MHz do 30 MHz. Ponadto, wyznaczono również czasy przełączeń i propagacji nowego drajwera oraz określono jego wyjściowe parametry pasytywne ( $L_{DR}$ ,  $R_{DR}$  i  $C_{OUT}$ ) za pomocą precyzyjnego analizatora impedancji. Uzyskane wyniki badań nowego sterownika bramkowego porównano z trzema komercyjnymi, scalonymi układami dostępnymi w sprzedaży (DEIC420, DEIC515 i IXRFD630) oraz dwoma innymi, wcześniejszymi konstrukcjami drajwerów dyskretnych (8xEL7457 i 8xUCC27526). Nowo opracowana konstrukcja sterownika bramkowego 4xUCC27516 charakteryzuje się sprawnością sięgającą 80% dla badanego zakresu częstotliwości, najniższymi stratami mocy dla dwóch trybów pracy (biegu jałowego – 3,75 W, obciążenie bramką MOSFETA – 17,5 W) i czasami przełączeń na poziomie 1,2 ns dla częstotliwości 30 MHz.

**Abstract.** This paper presents basic properties and laboratory tests of high-frequency MOSFET gate driver 4xUCC27516 operating in the frequency range up to 30 MHz. The new low-losses MOSFET driver have been tested for two operating states: at idle (no load) and at the gate load of a DE275-501N16A series MOSFET transistor. The obtained laboratory results were compared with three commercial integrated drivers (DEIC420, DEIC515 and IXRFD630) and two previous solutions of the author (8xEL7457 and 8xUCC27526). Additionally, this paper presents the characteristics of power losses and efficiency of the tested gate drivers. The new construction of 4xUCC27516 gate driver is characterized by an efficiency up to 80% for the tested frequency range, the lowest power losses for two operating states (at idle – 3,75 W, at gate MOSFET load – 17,5 W) and switching times of 1,2 ns for a operating frequency of 30 MHz. (The gate driver 4xUCC27516 with efficiency up to 80% and operating in the frequency range up to 30MHz).

**Słowa kluczowe:** sterownik bramkowy, małowatny drajwer, sprawność, tranzystor MOSFET, wysoka częstotliwość.

**Keywords:** driver, MOSFET Transistors, low-losses driver, efficiency, high-frequency.

### Wstęp

Problematyka niniejszego artykułu związana jest z zagadnieniami energoelektroniki i elektroniki przemysłowej. W szczególności dotyczy zagadnień związanych z badaniami i realizacją sterowników bramkowych (ang. Gate Driver) tranzystorów MOSFET mocy mogących pracować przy częstotliwościach sięgających kilkudziesięciu megaherców (MHz). Prezentowane rozwiązania układowe sterowników bramkowych stanowią istotny element niezbędny do prawidłowegoysterowania tranzystora MOSFET pracującego np. w wysokosprawnym falowniku klasy E. Ponieważ ostatnie lata to nieprzerwany wzrost zainteresowania i zapotrzebowania na falowniki o megahercowych częstotliwościach pracy oraz mocach do kilkuset kilowatów tematyka niniejszego artykułu jest aktualna i wciąż interesująca. Przyczyną wzrostu zapotrzebowania na tego typu falowniki są ich liczne zastosowania przemysłowe np. w nagrzewaniu indukcyjnym, nagrzewaniu pojemnościowym, indukcyjnej generacji plazmy czy wytwarzaniu półprzewodników. W literaturze spotykane są badania obejmujące analizę właściwości, zaawansowane projektowanie, modelowanie oraz testy laboratoryjne różnego rodzaju falowników rezonansowych np. klasy D, DE, E oraz EF o coraz wyższych częstotliwościach pracy i mocach wyjściowych, jednakże brak jest opracowań naukowych poświęconych sterownikom bramkowym (drajwerom) pracujących w wymienionych układach.

Głównym, a zarazem najistotniejszym elementem układu rezonansowego falownika jest tranzystor MOSFET mocy. Ten element półprzewodnikowy musi charakteryzować się wysoką częstotliwością pracy zachowując jednocześnie swoje właściwości statyczne i dynamiczne. Projekt i budowa falownika rezonansowego pracującego w zakresie wysokich częstotliwości (powyżej 1 MHz) wymaga rozwiązania złożonej problematyki

sterowania procesem prawidłowego przełączania bramki tranzystora MOSFET mocy. Do prawidłowegoysterowania bramki pojedynczego tranzystora można posłużyć się dedykowanym układem nazywanym sterownikiem bramkowym (ang. MOSFET Driver lub Gate Driver), lub potocznie drajwerem. Do głównych zadań sterownika bramkowego – drajwera należy zapewnienie odpowiednich poziomów napięć dla załączania i wyłączania tranzystora oraz efektywne przeładowanie wewnętrznej pojemności bramki w możliwie najkrótszym czasie. Z punktu widzenia rozwoju układów sterowania, a także elektroniki przemysłowej małej mocy, niezwykle ważne staje się nieustanne doskonalenie układów sterowników bramkowych, które powinny zapewniać możliwie efektywne (z wysoką sprawnością) przełączanie tranzystora z możliwie minimalnymi stratami własnymi w jak najkrótszym czasie [1÷7].

Obecnie w sprzedaży znaleźć można bardzo wiele gotowych rozwiązań sterowników bramkowych dedykowanych do zastosowań wysokoczęstotliwościowych. Przeważająca większość tych układów nie radzi sobie z przeładowaniem wewnętrznej pojemności bramki tranzystora MOSFET, co w efekcie skutkuje znacznym wzrostem czasów przełączeń oraz wzrostem mocy pobieranej ze źródła zasilania. Przykładowo, straty mocy w komercyjnym układzie scalonego sterownika bramkowego o oznaczeniu IXRFD630 wynoszą 50 W dla pracy z częstotliwością 30 MHz i z obciążeniem bramką dedykowanego przez producenta tranzystora MOSFET serii DE725-501N16A. Parametry znamionowe wymienionego tranzystora wynoszą:  $U_{DSS}=500$  V,  $I_{Dmax}=16$  A,  $R_{DS(on)}=0,4$   $\Omega$  [8]. Alternatywą dla komercyjnych układów sterowników bramkowych, które jak wykazano m. in. w pracy [6, 9] obciążone są pewnymi problemami wynikającymi z procesów technologicznych produkcji, są układy dyskretnie lub hybrydowo opracowane np. przez autora niniejszego

artykułu i szeroko opisane m. in. w literaturze [6, 7, 9, 10]. Te alternatywne rozwiązania sterowników bramkowych charakteryzują się stratami mocy na poziomie ok. 20 W i czasami przełączeń na poziomie ok. 2 ns – dla identycznych warunków pracy jak w uprzednio przytoczonym przykładzie.

W przypadku projektowania własnego sterownika bramkowego pracującego w zakresie wysokich częstotliwości (powyżej 1 MHz) należy rozważyć i przeanalizować szereg aspektów, takich jak:

- sprawność sterownika bramkowego w procesie przełączania tranzystorów głównych układu. Im sprawność drajwera będzie większa, tym większa szansa, że w krótszym czasie przeładuje on wewnętrzna pojemność bramki tranzystora MOSFET, a straty mocy w obwodzie drajwer-tranzystor będą minimalne.
- Krótkie czasy przełączeń, gdyż w przypadku pracy drajwera z częstotliwością kilkudziesięciu megaherców, przełączanie zaworu powinno być zakończone w czasie możliwie krótszym, niż 0,1 okresu  $T$  sygnału. Przykładowo dla falownika klasy E pracującego z częstotliwością 30 MHz przeładowanie pojemności bramki tranzystora MOSFET zajmuje ok. 5 ns (drajwer scalony DEIC420, tranzystor MOSFET serii DE275-501N16A), a okres  $T$  wynosi 33,3 ns.
- Odpowiednią wartość napięcia wyjściowego sterownika bramkowego w czasie przewodzenia tranzystora. Wartość tego napięcia powinna być odpowiednio wysoka, aby utrzymywać minimalną wartość rezystancji przewodzenia  $R_{DS(on)}$  tranzystora.
- Możliwość osiągnięcia szerokiego zakresu zmian współczynnika wypełnienia  $D$  przebiegu sterującego bramką tranzystora MOSFET. Zmiana współczynnika wypełnienia nie powinna powodować spadku wymaganej wartości napięcia bramki.
- Dodatkowo nowo opracowana konstrukcja drajwera powinna charakteryzować się zbliżonymi wartościami czasów propagacji  $t_{p(L-H)}$  i  $t_{p(H-L)}$  sygnału wyjściowego, aby zminimalizować deformację szerokości impulsu (współczynnik deformacji  $W_D$ ).

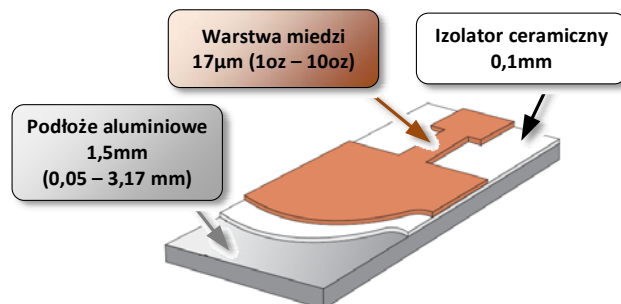
Wszystkie wymienione wyżej wymagania stawiane wysokoczęstotliwościowym sterownikom bramkowym muszą zostać rozwiązane w taki sposób, aby wpływ pojemności tranzystora MOSFET na pracę drajwera był możliwie niewielki. Najważniejszym kryterium projektowym, jest stosunek mocy pobieranej przez drajwer odniesiony do mocy wyjściowej całego urządzenia energoelektronicznego. Projektant powinien dążyć do minimalizacji mocy pobieranej przez sterownik bramkowy, ale nie może pominąć innych wcześniej wymienionych założeń projektowych i konstrukcyjnych.

W ramach niniejszego artykułu przedstawiona zostanie nowa konstrukcja sterownika bramkowego, która poddana została badaniom laboratoryjnym w celu określenia strat mocy (dla dwóch trybów pracy), sprawności w przedziale częstotliwości od 10 MHz do 30 MHz oraz wyznaczenia czasów przełączeń i propagacji sygnału. Otrzymane wyniki badań zostaną zestawione ze znanymi i opisywanymi wcześniej komercyjnymi układami drajwerów oraz innymi konstrukcjami autora niniejszej publikacji [6, 7, 9, 10].

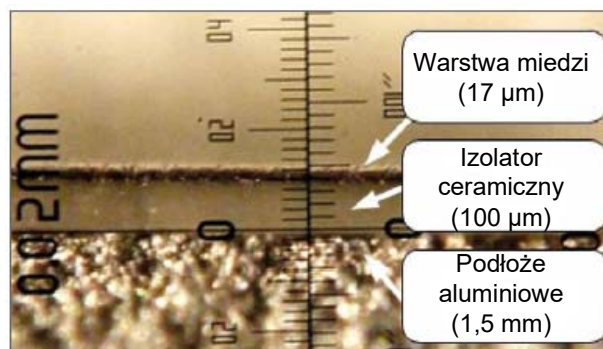
### Opis konstrukcji sterownika bramkowego 4xUCC27516

W ramach pracy zaprojektowano i wykonano nowy twardo-przełączalny sterownik bramkowy (ang. Gate Driver), który został złożony w oparciu o układy małej mocy. Ten nowy sterownik bramkowy o oznaczeniu 4xUCC27516 bazuje na układzie scalonym UCC27516 firmy Texas Instruments. Jak podaje producent [11], ten pojedynczy układ scalony jest jednokanałowym, ultraszybkim

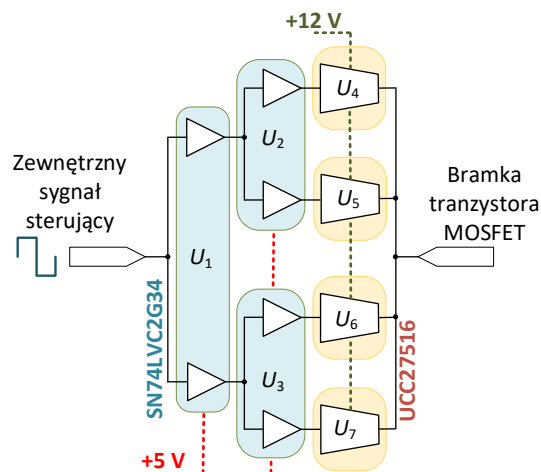
sterownikiem bramkowym tranzystorów MOSFET małej mocy. Pojedynczy układ scalony UCC27516 przeznaczony jest do sterowania tranzystorami IGBT, MOSFET, SiC a także GaNFET. Charakteryzuje się on czasami przełączeń na poziomie ok. 9 ns, a impulsowy prąd wyjściowy jest rzędu 4 A [11]. Zastosowana obudowa WSON-6 o wymiarach 3,15x3,15 mm umożliwia dość efektywne odprowadzenie ciepła dzięki wprowadzeniu metalizowanego podłoża (ang. Thermal Pad).



Rys. 1. Struktura obwodu PCB wykonanego w technologii platerowania [12]



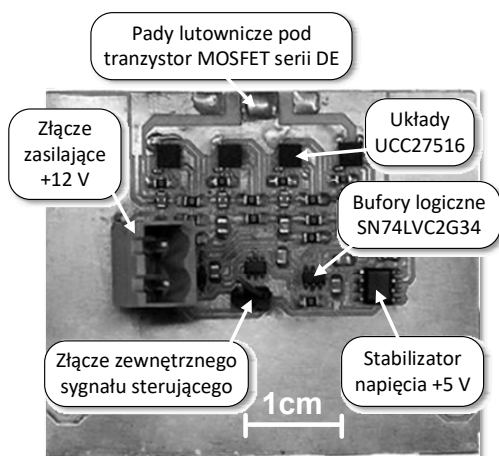
Rys. 2. Zdjęcie mikroskopowe x10 wykonane na przekroju poprzecznym laminatu IMS



Rys. 3. Schemat sterownika bramkowego 4xUCC27516

Nowo opracowany sterownik bramkowy został wykonany w postaci obwodu drukowanego w technologii platerowania ang. Thermal clad [6, 12, 13]. Płytko o grubości 1,5 mm zawiera w swej strukturze (rys.1 i 2) podkład aluminiowy przylegający do radiatora, izolator ceramiczny 100 µm oraz roboczą warstwę miedzi o grubości 35 µm [12, 13]. Takie rozwiązanie konstrukcyjne pozwala na efektywne odprowadzenie ciepła wydzielonego przez poszczególne układy scalone. Na rysunku 3 przedstawiono schemat ideowy drajwera 4xUCC27516.

Opracowany, autorski sterownik bramkowy o oznaczeniu 4xUCC27516 zawiera cztery połączone równolegle układy scalone UCC27516 małej mocy ( $U_4 \div U_7$ ) zasilane napięciem +12 V. W rezultacie takie rozwiązanie skutkuje zwiększeniem wydajności prądowej całego sterownika bramkowego i umożliwia jego zastosowanie do tranzystorów MOSFET mocy. Zewnętrzny sygnał z cyfrowego generatora sygnału prostokątnego o częstotliwości z przedziału od 10 MHz do 30 MHz i wypełnieniu wynoszącym 50% podawany jest na PCB sterownika bramkowego poprzez połączone złącze „mini BNC” dedykowane do zastosowań wysokoczęstotliwościowych. Następnie sygnał ten jest dwustopniowo wzmacniany za pomocą buforów logicznych SN74LVC2G34 ( $U_1, U_2, U_3$ ) zasilanych obniżonym napięciem +5 V. Takie rozwiązanie pozwoliło na zwiększenie obciążalności wyjściowej generatora zewnętrznego sygnału prostokątnego i zostało ono pozytywnie zweryfikowane we wcześniejszych pracach autora niniejszego artykułu.



Rys. 4. Zdjęcie sterownika bramkowego 4xUCC27516

Zdjęcie sterownika bramkowego wraz z zaznaczonymi podstawowymi elementami zamieszczono na rysunku 4. Wymiary zewnętrzne sterownika z rysunku 4 wynoszą 50×60 mm i zostały dopasowane do istniejącej już zwartej konstrukcji falownika klasy EF. Takie zwarte dopasowanie umożliwia redukcję wpływu szkodliwych pasożytniczych pojemności oraz indukcyjności przy megahercowych (MHz) częstotliwościach pracy.

#### Badania laboratoryjne

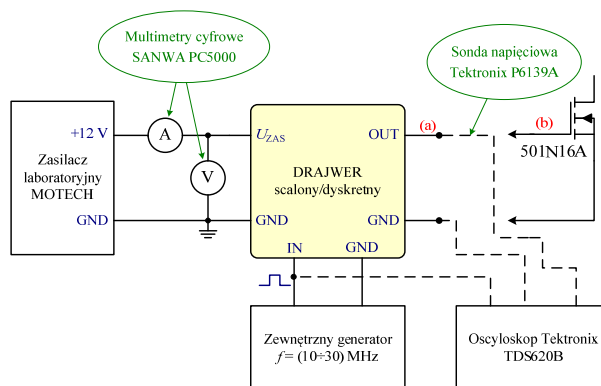
W ramach badań laboratoryjnych nowego sterownika bramkowego o oznaczeniu 4xUCC27516 wyznaczono:

- Charakterystyki strat mocy dla dwóch trybów pracy: biegu jałowego (bez obciążenia) i pracy pod obciążeniem bramką tranzystora MOSFET serii DE275-501N16A.
- Charakterystykę sprawności drajwera w rozpatrywanym przedziale częstotliwości.
- Czasy przełączeń sygnału wyjściowego drajwera odpowiednio dla zbocza narastającego  $t_{R(L-H)}$  i opadającego  $t_{F(H-L)}$ .
- Czasy propagacji sygnału wyjściowego drajwera względem sygnału zadanego z generatora odpowiednio dla zbocza narastającego  $t_{P(L-H)}$  i opadającego  $t_{P(H-L)}$ .
- Wyjściowe parametry pasożytnicze, takie jak: rezystancję wyjściową  $R_{DR}$ , indukcyjności doprowadzeń  $L_{DR}$  oraz wyjściowe pojemności międzyelektrodowe  $C_{OUT}$ .

Ponadto, w ramach badań laboratoryjnych zarejestrowano również oscylogramy napięcia wyjściowego nowego

sterownika bramkowego dla dwóch trybów pracy: biegu jałowego (bez obciążenia) i pracy pod obciążeniem bramką tranzystora MOSFET serii DE275-501N16A przy częstotliwości 30 MHz.

Na rysunku 5 przedstawiono schemat pomiarowy, który posłużył do wyznaczenia i porównania charakterystyk strat mocy, charakterystyk sprawności oraz czasów przełączeń i propagacji badanego sterownika bramkowego.



Rys. 5. Schemat układu pomiarowego służący do wyznaczenia strat mocy i sprawności badanych drajwerów

Aby lepiej zobrazować uzyskane wyniki pomiarowe nowego sterownika bramkowego zostały one odniesione i porównane z przebadanymi i skonstruowanymi wcześniej innymi układami drajwerów twardoprzełączalnych. Uzyskane wyniki pomiarowe nowego sterownika bramkowego zostały porównane z trzema komercyjnymi układami firmy IXYS Corporation o oznaczeniach DEIC420, DEIC515 i IXRFD630 oraz dwoma konstrukcjami dyskretnymi (złożonymi również z układów małej mocy) o oznaczeniach 8xEL7457 i 8xUCC27526. Więcej informacji na temat porównywanych układów znaleźć można m. in. w literaturze [6, 7, 9, 10].

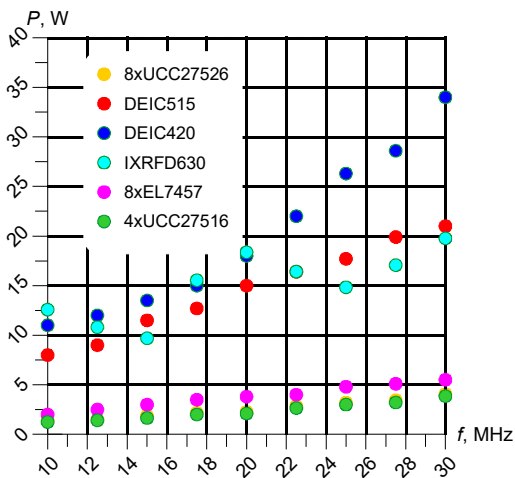
W celu wyznaczenia wymienionych wcześniej parametrów nowego sterownika bramkowego przyjęto następujące założenia:

- napięcie zasilania drajwerów  $U_{ZAS}=12\text{ V}$ ,
- wszystkie porównywane układy sterowników bramkowych należą do tzw. drajwerów twardoprzełączalnych [1, 3, 6],
- częstotliwość pracy była zadawana w zakresie od 10 MHz do 30 MHz z zewnętrznego generatora, co 2,5 MHz,
- współczynnik wypełnienia zewnętrznego sygnału sterującego  $D=50\%$ ,
- pomiar mocy był wykonywany w dwóch trybach pracy: biegu jałowego i obciążenia bramką tranzystora MOSFET serii DE275-501N16A,
- temperatura otoczenia  $T_A=25^\circ\text{C}$ ,
- pomiary przeprowadzono dla stanu ustalonego temperatury drajwerów.

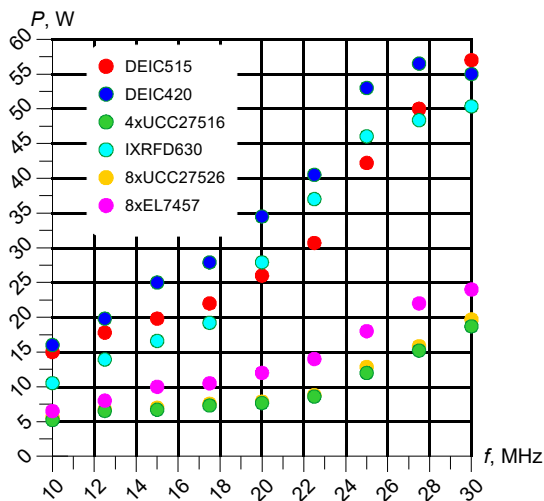
Na rysunku 6 zamieszczono charakterystyki strat mocy biegu jałowego opracowanego nowego sterownika bramkowego o oznaczeniu 4xUCC27516 w odniesieniu do innych komercyjnych i dyskretnych układów wymienionych wcześniej.

Analizując rysunek 6 można zauważyć, że komercyjne układy sterowników bramkowych charakteryzują się stratami mocy biegu jałowego na poziomie ok. 20 W (układy DEIC515 i IXRFD630) oraz aż ok. 34 W (układ DEIC420) dla częstotliwości 30 MHz. Tak duże straty mocy biegu jałowego komercyjnych układów mogą wynikać z różnych czynników szerzej opisanych m. in. w pracy [6, 9, 10], jednakże podstawowymi problemami tego typu układów, są:

- stratne przeładowanie pojemności wyjściowej  $C_{DS}$  tranzystorów przeciwobnych w wyjściowym stopniu wzmacniającym sterownika bramkowego,
- zwarcia skrośne tranzystorów przeciwobnych wyjściowego stopnia wzmacniającego drajwera.



Rys. 6. Charakterystyki strat mocy sterowników bramkowych dla biegu jałowego (bez obciążenia)



Rys. 7. Charakterystyki strat mocy sterowników bramkowych pracujących pod obciążeniem bramką tranzystora MOSFET

Problematyka zwań skrośnych w scalonych sterownikach bramkowych była już wcześniej analizowana przez autora niniejszego artykułu i została szczegółowo opisana m. in. w pracach [6, 9]. Opracowane wcześniej konstrukcje twardo-przełączalnych sterowników bramkowych złożonych w oparciu o układy małej mocy i wykonane w postaci układu PCB charakteryzują się stratami mocy na poziomie ok. 5 W. Nowo opracowany układ 4xUCC27516 dla częstotliwości 30 MHz charakteryzuje się stratami mocy biegu jałowego na poziomie 3,75 W.

W kolejnym kroku badań laboratoryjnych wyznaczono charakterystyki porównawcze strat mocy przy obciążeniu bramką tranzystora MOSFET mocy serii DE275-501N16A które przedstawiono na rysunku 7. Analizując rysunek 7 można zauważyć, że w przypadku obciążenia wyjść drajwerów bramką tranzystora MOSFET ich straty mocy rosną do poziomu ok. 55 W – w przypadku układów komercyjnych i ok. 25 W – w przypadku układów dyskretnych własnej konstrukcji. Najmniejszymi stratami mocy w tym trybie pracy charakteryzuje się nowa konstrukcja sterownika bramkowego 4xUCC27516 będąca

tematem niniejszego artykułu. Porównując ten sterownik bramkowy do pozostałych analizowanych układów dyskretnych, czyli konstrukcji własnych autora, należy zaznaczyć, że układ ten charakteryzuje się tak niskimi stratami mocy dzięki zastosowaniu tylko czterech układów drajwerów małej mocy w wyjściowym stopniu wzmacniającym. Pozostałe dwa dyskretnie sterowniki bramkowe (8xEL7457 i 8xUCC27526), osiągają zbliżone wartości strat mocy, ale w swej konstrukcji zawierają aż osiem połączonych równolegle układów scalonych małej mocy.

W celu wyznaczenia charakterystyki sprawności badanych sterowników bramkowych niezbędna jest znajomość ich wyjściowych parametrów pasywnych (głównie rezystancji wyjściowej  $R_{DR}$ ) oraz rezystancji bramki  $R_G$  tranzystora MOSFET który posłużył jako obciążenie przy wyznaczaniu charakterystyki z rysunku 7. Głównym uzasadnieniem przyjętej metody wyznaczenia sprawności sterowników bramkowych jest fakt, iż określenie strat mocy biegu jałowego i strat pod obciążeniem to jedyne pomiary, jakie można wykonać w układzie drajwer-tranzystor z racji bardzo krótkiego połączenia tzw. „pin-pin” (często mniejszego niż 1cm długości) wyjścia drajwera z bramką tranzystora MOSFET.

Rezystancja bramki  $R_G$  tranzystora MOSFET serii DE275-501N16A wynosi 371 m $\Omega$  i została wyznaczona na analizatorze impedancji Agilent 4294A [14, 15] dla maksymalnej częstotliwości wynoszącej 30 MHz. Wyjściowe parametry pasywnicze, takie jak: rezystancja wyjściowa  $R_{DR}$ , indukcyjność doprowadzeń  $L_{DR}$  oraz wyjściowa pojemność międzyelektrodowa  $C_{OUT}$  badanych sterowników bramkowych zostały wyznaczone również za pomocą analizatora impedancji Agilent 4294A przy następujących założeniach:

- pomiar wg metody czwórników tzw. metoda „zwarcio-rozwarciowa”,
- częstotliwość pomiarowa wynosiła 30 MHz,
- sinusoidalne napięcie pomiarowe wynosiło 100 mV,
- rezystancja wyjściowa  $R_{DR}$  mierzona była przy napięciu zasilania wynoszącym +12 V,
- temperatura otoczenia  $T_A=25^\circ\text{C}$ .

Wyniki pomiarów parametrów pasywniczych badanych sterowników bramkowych zestawiono w tabeli 1. W celu wyznaczenia charakterystyki sprawności badanych sterowników bramkowych posłużono się zależnościami przedstawionymi i wyjaśnionymi we wcześniejszych pracach autora [6, 10].

Tabela 1. Zestawienie wyjściowych parametrów pasywniczych badanych sterowników bramkowych

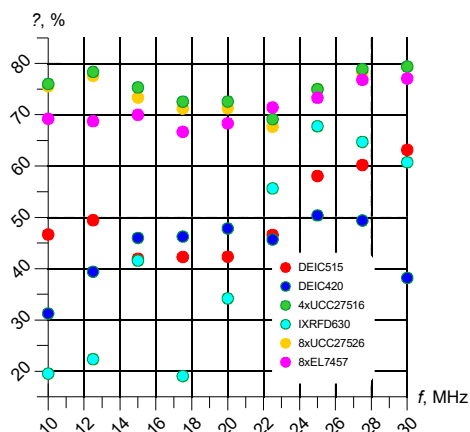
DRAJWER	$R_{DR}$ , m $\Omega$	$L_{DR}$ , nH	$C_{OUT}$ , pF	Typ układu
DEIC420	469	4	1260	Układy komercyjne
DEIC515	5900	7	127	
IXRFD630	1240	6	562	
8xUCC27526	135	3	595	Układy dyskretnie konstrukcji własnej
8xEL7457	272	2	384	
4xUCC27516	105	2	214	

Na podstawie powyższych charakterystyk strat mocy (rys. 6 i 7), znajomości rezystancji pasywniczych  $R_{DR}$  drajwerów (tabela 1) i tranzystora  $R_G$  zgodnie z zależnością (1) wykreślono charakterystyki sprawności (rys.8).

$$(1) \quad \eta = \frac{(P_{ZAS} - P_J) \left( \frac{R_G}{R_G + R_{DR}} \right)}{P_{ZAS}} \cdot 100\%$$

gdzie:  $P_{ZAS}$  – straty mocy sterowników bramkowych pracujących pod obciążeniem bramką tranzystora MOSFET

$P_J$  – straty mocy sterowników bramkowych pracujących na biegu jałowym (bez obciążenia)



Rys. 8. Charakterystyki sprawności badanych sterowników bramkowych

Analizując charakterystykę sprawności sterowników bramkowych (rys. 8) można zauważyć, że wykonane układy dyskretne charakteryzują się znacznie wyższą sprawnością, powyżej 65% w rozpatrywanym przedziale częstotliwości. W przypadku scalonych, komercyjnych rozwiązań sterowników bramkowych sprawność ich sięga ok. 60%. Ponadto, na charakterystyce sprawności (rys. 8) zauważyć można pewne lokalne ekstrema (wartości maksymalne i minimalne), które świadczą o zjawisku rezonansu (pomiędzy parametrami pasożytniczymi drajwera i tranzystora) dla wyższych, nieparzystych harmonicznych sygnału zadanego z zewnętrznego generatora.

W kolejnym kroku badań laboratoryjnych skupiono się na pomiarach czasów przełączeń (tabela 2) sterowników bramkowych zarówno dla zbocza narastającego  $t_{R(L-H)}$  jak i opadającego  $t_{F(H-L)}$ . Pomiar stromości sygnałów wyjściowych wszystkich drajwerów był wykonywany dla pracy na biegu jałowym, w przedziale od 10% do 90% wartości maksymalnej sygnału wyjściowego przy częstotliwości pracy wynoszącej 30 MHz. Dodatkowo wykonano również pomiar czasów propagacji (tabela 3) sygnałów wyjściowych poszczególnych układów względem zadanego sygnału wejściowego. Zewnętrzny, wejściowy sygnał sterujący (odniesienia) był zadawany z zewnętrznego układu generatora, częstotliwość pracy układów wynosiła 30 MHz, wypełnienie  $D = 50\%$ . Czasy propagacji sygnałów wyjściowych drajwerów były badane dla pracy na biegu jałowym.

Należy zaznaczyć, iż przyjęta metoda pomiaru zarówno czasów przełączeń, jak i czasów propagacji jest zgodna z pomiarami podawanymi przez poszczególnych producentów scalonych drajwerów w ich notach katalogowych.

Analizując czasy przełączeń przedstawione w tabeli 2 można zauważyć, że nowo opracowane konstrukcje dyskretnych drajwerów charakteryzują się o około 50% lepszą stromością sygnału wyjściowego. Przykładowo, scalony drajwer DEIC420 pobierający moc czynną na biegu jałowym ok. 35 W charakteryzuje się stromością zbocza narastającego  $t_{R(L-H)}$  na poziomie 3,6 ns i zbocza opadającego  $t_{F(H-L)}$  na poziomie 3,7 ns. Dyskretny twaroprzełączalny sterownik bramkowy będący tematem niniejszego artykułu o oznaczeniu 4xUCC27516 pobierający moc czynną na biegu jałowym równą 3,75 W charakteryzuje się bardzo ostrym zboczem sygnału wyjściowego na poziomie 1,1 ns (dla 30 MHz).

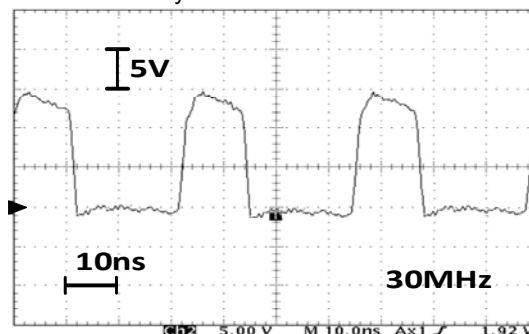
Tabela 2. Zestawienie czasów przełączeń badanych sterowników bramkowych

DRAJWER	$t_{R(L-H)}$ , ns	$t_{F(H-L)}$ , ns	Typ układu
DEIC420	3,6	3,7	Układy komercyjne
DEIC515	2,2	2,9	
IXRFD630	2,1	12,0	
8xUCC27526	1,6	1,2	Układy dyskretne konstrukcji własnej
8xEL7457	1,8	2,5	
4xUCC27516	1,1	1,2	

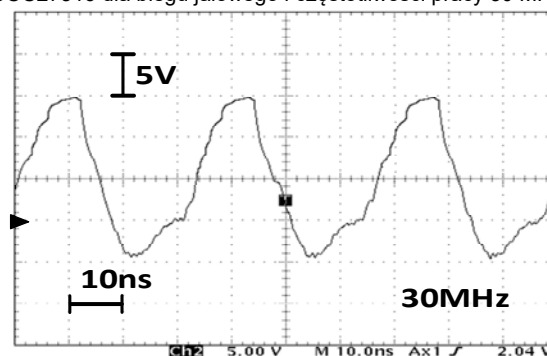
Tabela 3. Zestawienie czasów propagacji badanych sterowników bramkowych

DRAJWER	$t_{P(L-H)}$ , ns	$t_{P(H-L)}$ , ns	Typ układu
DEIC420	3,1	1,1	Układy komercyjne
DEIC515	8,0	8,9	
IXRFD630	7,9	2,9	
8xUCC27526	15,0	12,3	Układy dyskretne konstrukcji własnej
8xEL7457	12,6	14,6	
4xUCC27516	9,8	10,2	

Czasy propagacji zestawione w tabeli 3 przedstawiają w głównej mierze różnicę technologiczną w wykonaniu poszczególnych układów drajwerów. Scalone sterowniki bramkowe dostępne na rynku charakteryzują się czasami propagacji wynoszącymi około 3 ns - DEIC420. Opracowane przez autora dyskretne rozwiązania mają czasy propagacji wynoszące kilkanaście nanosekund np. 4xUCC27516 ok. 10 ns. Różnica pomiędzy scalonymi, a dyskretnymi układami wynika w głównej mierze z technologii wykonania poszczególnych układów. Scalone drajwery są układami dużej i bardzo dużej skali integracji, wytworzone w technologii nanostrukturalnej i grubowarstwowej [16, 17, 18]. Dyskretne rozwiązania zostały skonstruowane z równoległe połączonych elementów małej mocy, w technologii thermal clad [6, 12] jako obwody elektroniczne w postaci płytki PCB o podłożu aluminiowym.



Rys. 9. Oscylogram napięcia wyjściowego sterownika bramkowego 4xUCC27516 dla biegu jałowego i częstotliwości pracy 30 MHz



Rys. 10. Oscylogram napięcia wyjściowego sterownika bramkowego 4xUCC27516 dla obciążenia wyjścia bramką tranzystora MOSFET i częstotliwości pracy 30 MHz

Na rysunkach 9 i 10 zamieszczono oscylogramy napięcia wyjściowego sterownika bramkowego 4xUCC27516 dla dwóch trybów pracy: biegu jałowego (rys. 9) i pracy pod obciążeniem bramką tranzystora MOSFET serii DE275-501N16A (rys. 10). Przebiegi czasowe napięcia wyjściowego pozostałych porównywanych drajwerów znaleźć można m. in. w literaturze [6, 7].

Analizując rysunek 9 można zauważyć, że nowa konstrukcja sterownika bramkowego podczas pracy na biegu jałowym z częstotliwością 30 MHz charakteryzuje się korzystnym kształtem prostokątnego napięcia wyjściowego, którego wartość maksymalna wynosi 15 V, a wypełnienie ok. 43%.

Tak wysoka wartość napięcia wyjściowego pozwala efektywnie przeładowywać bramkę tranzystora MOSFET np. serii DE. W przypadku obciążenia wyjścia drajwera bramką tranzystora MOSFET (rys. 10) wartość maksymalna wynosi ok. 15 V, a kształt napięcia wyjściowego jest quasi-sinusoidalny.

### Podsumowanie

W ramach niniejszego artykułu przedstawiono nową konstrukcję sterownika bramkowego o oznaczeniu 4xUCC27516. Badany sterownik należy do grupy tzw. drajwerów twaroprzełączalnych i został skonstruowany w postaci obwodu PCB w oparciu o układy małej mocy. W wyniku badań laboratoryjnych dla nowego sterownika bramkowego określono i wyznaczono: charakterystyki strat mocy dla dwóch trybów pracy, charakterystykę sprawności, czasy przełączeń i propagacji sygnału wejściowego oraz podstawowe, wyjściowe parametry pasożytnicze. Ponadto zarejestrowano również oscylogramy napięcia wyjściowego badanego drajwera dla dwóch trybów pracy. Wszystkie pomiary wykonano dla zakresu częstotliwości od 10 MHz do 30 MHz. Uzyskane wyniki badań porównano z przebadanymi wcześniej układami zarówno komercyjnymi, jak i opracowanymi wcześniej przez autora niniejszego artykułu.

Nowy sterownik bramkowy nazywany potocznie drajwerem, charakteryzuje się najniższymi stratami mocy na poziomie ok. 3,75 W - w przypadku pracy na biegu jałowym (bez obciążenia) i częstotliwości pracy wynoszącej 30 MHz. W przypadku obciążenia wyjścia tego drajwera tranzystorem MOSFET serii DE275-501N16A straty mocy drajwera rosną do poziomu ok. 17,5 W i są nadal najniższymi stratami mocy zarejestrowanymi dla rozpatrywanych układów w trakcie badań laboratoryjnych przy częstotliwości pracy wynoszącej 30 MHz. Sprawność nowego, małostratnego sterownika bramkowego 4xUCC27516 oscyluje pomiędzy 70%, a 80% w rozpatrywanym przedziale częstotliwości. Komercyjne układy, w tych samych warunkach pracy, charakteryzują się sprawnością na poziomie ok. 50%. Analizując czasy przełączeń badanych sterowników można zauważyć, że nowo opracowana konstrukcja drajwera charakteryzuje się najlepszą stromością sygnału wyjściowego na poziomie ok. 1,2 ns (dla 30 MHz). Czasy propagacji zestawione w tabeli 3 przedstawiają w głównej mierze różnicę technologiczną w wykonaniu poszczególnych układów drajwerów. Różnica pomiędzy scalonymi, a dyskretnymi układami wynika głównie z technologii wykonania poszczególnych układów. W tym miejscu należy zaznaczyć, że różnica pomiędzy układem dyskretnym 4xUCC27516 wykonanym jako obwód PCB, a scalonym drajwerem DEIC515 jest na poziomie ok. 2 ns (około 6% okresu sygnału prostokątnego o częstotliwości 30 MHz). Analizując wyniki pomiarów parametrów pasożytniczych (tabela 1), można zauważyć, iż opracowane konstrukcje sterowników bramkowych nie odbiegają znacząco pod względem pasożytniczej

indukcyjności wyjściowej  $L_{DR}$ . Wszystkie nowe konstrukcje charakteryzują się zbliżonymi wartościami tego parametru. W przypadku opracowanych przez autora niniejszego artykułu konstrukcji sterowników bramkowych wartość indukcyjności wyjściowej  $L_{DR}$  jest bardzo mała, rzędu około 2 nH. Komercyjne drajwery scalone charakteryzują się dużymi wartościami rezystancji wyjściowej  $R_{DR}$  na poziomie od 469 m $\Omega$  (DEIC420) do 5,9  $\Omega$  (DEIC515), oraz dużymi wartościami pojemności wyjściowej  $C_{OUT}$  wynoszącymi odpowiednio 1260 pF i 127 pF. Tak duże wartości tych parametrów pasożytniczych odpowiadają za większy pobór prądu przez te drajwery scalone, i w konsekwencji za duże straty mocy (rys. 6 i 7). Wszystkie zmierzone parametry pasożytnicze odpowiadają również za kształt i stromość napięcia wyjściowego drajwerów. Można zauważyć, że sterowniki bramkowe charakteryzujące się małymi wartościami rezystancji wyjściowej  $R_{DR}$  oraz indukcyjności  $L_{DR}$  (tabela 1) dodatkowo charakteryzują się dużą stromością napięcia wyjściowego (tabela 2).

Dalsze etapy pracy nad nowym sterownikiem bramkowym o oznaczeniu 4xUCC27516 będą dotyczyć w głównej mierze badań układów falowników np. klasy E (30 MHz, 300 W) lub EF (20 MHz, 400 W) w których tranzystor MOSFET będzie sterowany właśnie z opracowanego i opisanego w tym artykule sterownika.

**Autor:** dr inż. Piotr Legutko, Politechnika Śląska, Katedra Energoelektroniki, Napędu Elektrycznego i Robotyki, ul. Krzywoustego 2, 44-100 Gliwice, E-mail: Piotr.Legutko@polsl.pl

### LITERATURA

- [1] Balogh L., Design and Application Guide For High Speed MOSFET Gate Driver Circuit, International Rectifier, Dokumentacja techniczna
- [2] Barkhordarian V., Power MOSFET Basic, International Rectifier, Dokumentacja techniczna
- [3] Ridley R., Gate Drive Design Tips, Power Systems Design Europe, December 2006, pp. 14-18
- [4] Zhang Z., Eberle W., Liu Y., A 1-MHz High-Efficiency 12 V Buck Voltage Regulator with a New Current-Source Gate Driver, IEEE Transactions on Power Electronics, Vol 23, No. 6, November 2008, pp. 2817-2827
- [5] Scoggins P., A Guide to Designing Gate-Drive Transformers, Power Electronics Technology, January 2007, pp.32-36
- [6] Legutko P., Analiza wysokoczęstotliwościowych drajwerów tranzystorów MOSFET mocy stosowanych w falownikach rezonansowych, Rozprawa doktorska, Politechnika Śląska, Gliwice 2017
- [7] Legutko P., Wysokoczęstotliwościowe, dyskretny drajwery małej mocy dedykowane do tranzystorów MOSFET serii DE, Przegląd Elektrotechniczny, R. 92, nr 4/2016, ISDN 0033-2097
- [8] Dokumentacja techniczna tranzystora DE275-501N16A dostępna pod adresem: <http://www.ixys.com> (18.02.2024)
- [9] Legutko P., Problem zwarć skrośnych w scalonych sterownikach bramkowych pracujących z częstotliwością 30 MHz, Przegląd Elektrotechniczny, R. 92, nr 6/2018, ISDN 0033-2097
- [10] Legutko P., Kasprzak M., Kierepka K., Problematyka określenia sprawności niskostratnych drajwerów pracujących z częstotliwością 30 MHz, Przegląd Elektrotechniczny, R. 92, nr 8/2018, ISDN 0033-2097
- [11] Dokumentacja techniczna układu scalonego UCC27516 dostępna pod adresem: [www.ti.com](http://www.ti.com) (18.02.2024)
- [12] Dokumentacja techniczna technologii Thermal Clad dostępna pod adresem: <https://www.henkel-adhesives.com> (28.01.2024)
- [13] Opis materiału IMS: „Co to jest IMS”, <http://www.komel.katowice.pl>
- [14] Analizator impedancji Agilent 4294A, <http://www.keysight.com>
- [15] Agilent technologies Co. Ltd. "The Impedance Measurement Handbook", December 2003
- [16] Dokumentacja techniczna scalonego sterownika bramkowego DEIC420 dostępna pod adresem: <http://www.ixys.com> (18.02.2024)
- [17] Dokumentacja techniczna scalonego sterownika bramkowego DEIC515 dostępna pod adresem: <http://www.ixys.com> (18.02.2024)
- [18] Dokumentacja techniczna scalonego sterownika bramkowego IXRFD630 dostępna pod adresem: <http://www.ixys.com> (18.02.2024)