

doi:10.15199/48.2020.07.19

Trójpoziomowy przekształtnik podwyższający napięcie z obwodem quasi-impedancyjnym i tranzystorami GaN HEMT

Streszczenie. W artykule przedstawiono zasadę działania, badania symulacyjne oraz wyniki badań eksperymentalnych trójpoziomowego przekształtnika podwyższającego napięcie z obwodem quasi-impedancyjnym zbudowanego z wykorzystaniem tranzystorów z azotku galu (GaN) HEMT. Dzięki temu układ pracuje z częstotliwością 250 kHz, co więcej, charakteryzuje się bardzo wysokim współczynnikiem wzmocnienia – wejściowe napięcie o amplitudzie 50V podnosi do napięcia powyżej 750V.

Abstract. The paper presents principles of operation, results of simulations and experimental study of three-level DC-DC boost converter with quasi-Z source network based on GaN HEMT transistors. Due to this feature the converter is switching at 250 kHz, moreover, shows very high voltage gain – input voltage of 50V is boosted above 750V. (*Three-level DC-DC Boost Converter with quasi-Z source network and GaN HEMTs*).

Słowa kluczowe: obwód impedancyjny, tranzystory GaN HEMT, trójpoziomowy przekształtnik podwyższający napięcie.

Keywords: quasi-Z-source network, GaN HEMT, three-level boost converter.

Wstęp

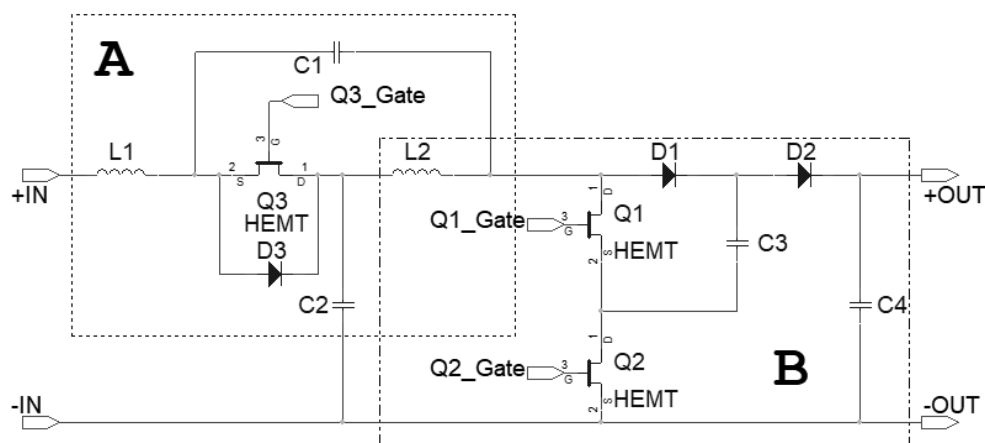
W wybranych zastosowaniach energoelektroniki wymagane są układy o bardzo dużym współczynniku wzmocnienia napięciowego, przy czym nie muszą one zapewniać separacji galwanicznej. Jako przykład można przytoczyć systemy zasilania pokładowego pojazdów elektrycznych. W takich przypadkach można sięgnąć po przekształtniki z obwodami impedancyjnymi o charakterystyce podwyższającej. W połączeniu z nowymi elementami półprzewodnikowymi GaN [1] stwarzają one możliwości uzyskania poprawionych parametrów przekształcania energii. Przy tym, w układach zasilających obwody napięcia stałego falowników trójfazowych może być konieczne wykorzystywanie układów trójpoziomowych [2] z uwagi na ograniczone napięcie przebicia tranzystorów HEMT – nie wyższe niż 650 V.

W poniższym artykule przedstawiono analizę właściwości trójpoziomowego układu podwyższającego napięcie z obwodem impedancyjnym, który w roli łączników energoelektronicznych wykorzystuje tranzystory GaN HEMT i diody SiC Schottky'ego. Takie łączniki pozwoliły podnieść częstotliwość przełączania aż do 250 kHz, co przełożyło się na zmniejszenie rozmiarów elementów biernych. Głównym celem badań było uzyskanie możliwie wysokiego współczynnika wzmocnienia M tak, aby przy napięciach zasilania do 50V uzyskać na wyjściu napięcie niezbędne do zasilania falownika trójfazowego (w granicach

650-750 V) przekraczające zdolność blokowania napięcia tranzystorów GaN HEMT. Przedstawiono wyniki badań symulacyjnych oraz wyniki badań eksperymentalnych na stanowisku pomiarowym.

Budowa układu

Schemat ideowy trójpoziomowego układu podwyższającego napięcie z obwodem impedancyjnym przedstawiono na rysunku 1. Symbolami A oraz B oznaczono fragmenty funkcjonalne przekształtnika: A – obwód impedancyjny, B – gałąź trójpoziomowego przekształtnika podwyższającego napięcie z kondensatorem o zmiennym potencjale. Zastosowana topologia gałęzi [2] powoduje, że napięcie na elementach półprzewodnikowych w trakcie blokowania jest nie większe niż połowa napięcia na wyjściu przekształtnika. Co więcej, niższe poziomy napięcia przykładane do dławików powodują zmniejszenie wymaganych wartości indukcyjności. W celu obniżenia strat przewodzenia obok klasycznej diody w obwodzie impedancyjnym zastosowano tranzystor Q_3 . Jest on umieszczony w układzie w taki sposób, że jego źródło podłączono do dławika wejściowego. Połączenie to umożliwia wykorzystanie właściwości tranzystorów GaN HEMT, jaką jest zdolność do przewodzenia prądu wstecznego (pomimo braku strukturalnej diody zwrotnej), nawet w stanie wyłączenia [3].



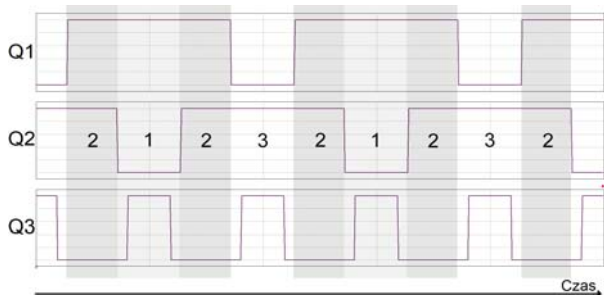
Rys.1. Schemat ideowy analizowanego przekształtnika trójpoziomowego z obwodem impedancyjnym

Zasada działania

Układ na rys.1 może znaleźć się w jednym z czterech stanów:

- 1) stan załączenia górnego tranzystora w gałęzi przekształtnika podwyższającego napięcie,
- 2) stan załączenia górnego i dolnego tranzystora w gałęzi przekształtnika podwyższającego napięcie,
- 3) stan załączenia dolnego tranzystora w gałęzi przekształtnika podwyższającego napięcie,
- 4) stan, w którym wyłączone są oba tranzystory w gałęzi przekształtnika podwyższającego napięcie (w stanie ustalonym, w normalnych warunkach, stan ten nie występuje).

Współczynnik wypełnienia d zdefiniowano jako stosunek czasu załączenia tranzystorów Q_1 oraz Q_2 do okresu przełączania. W stanach 1,3 oraz 4 dławiki L_1 i L_2 oddają energię, podczas gdy kondensatory C_1 i C_2 magazynują energię. W stanie 2, dławiki L_1 i L_2 magazynują energię, podczas gdy kondensatory C_1 i C_2 oddają energię. Stan 4 wystąpi tylko dla współczynnika wypełnienia $d < 0,5$. Podczas pracy przekształtnika ze współczynnikiem wypełnienia $d > 0,5$ i $d < 0,75$, sekwencja etapów przedstawia się następująco: stan 1, stan 2, stan 3, stan 2, następnie sekwencja się powtarza. Przebiegi sygnałów sterujących tranzystorami przedstawiono na rysunku 2. Cyframi oznaczone są poszczególne stany pracy układu. Załączanie tranzystora Q_3 w czasie jego przewodzenia wstecznego pozwala na obniżenie strat w układzie spowodowanych spadkiem napięcia na złączu.



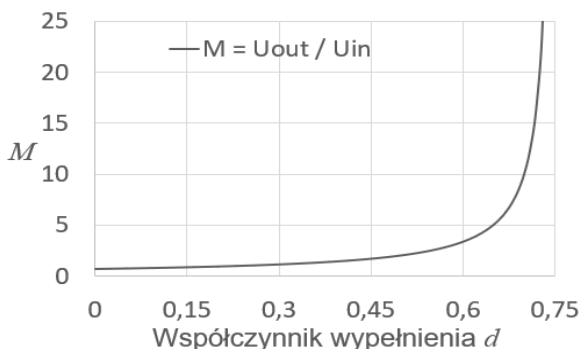
Rys.2. Przebiegi sygnałów sterujących dla tranzystorów Q_1 , Q_2 , Q_3

Napięcie na wyjściu przekształtnika opisane jest wzorem:

$$(1) \quad U_{out} = \frac{2U_{in}}{3-4d}$$

gdzie: U_{out} – wartość średnia napięcie na wyjściu, U_{in} – wartość średnia napięcie na wejściu przekształtnika.

Wykres na rysunku 3 obrazuje teoretyczny przebieg współczynnika wzmocnienia M w funkcji współczynnika wypełnienia d dla zależności przedstawionej w (1).



Rys.3. Wykres wartości współczynnika M w funkcji wartości współczynnika wypełnienia

Badania symulacyjne

Badania symulacyjne omawianego przekształtnika zostały przeprowadzone uwzględniając modele tranzystorów HEMT GS66508T (GaN Systems) i diod SiC IDDD06G65C6 (Infineon). Dla wybranej częstotliwości dobrano indukcyjności dławików L_1 i $L_2 = 24 \mu\text{H}$ oraz pojemność kondensatorów C_1 i $C_2 = 10 \mu\text{F}$, $C_3 = 2,7 \mu\text{F}$, $C_4 = 1,8 \mu\text{F}$. Dodatkowo wykonano model termiczny, na podstawie którego oszacowano temperatury złącz w półprzewodnikach podczas pracy przekształtnika. Rezystancje termiczną pomiędzy złączem tranzystora, a otoczeniem oszacowano na $2,5 \text{ K/W}$. Symulacja nie uwzględnia strat mocy: w rdzeniach dławików, w licy [4] i pozostałych połączeniach z uwzględnieniem zwiększonej rezystancji przy pracy z wysoką częstotliwością (efekt naskórkowy), wynikających z ekwiwalentnej rezystancji szeregowej kondensatorów.

W tabeli 1 zamieszczono wyniki badań symulacyjnych dla napięcia na wejściu przekształtnika $U_{in} = 50 \text{ V}$, współczynnika wypełnienia $d = 0,7$ i rezystancji obciążenia 4700Ω . Tabela 2 zawiera wyniki badań symulacyjnych dla napięcia na wejściu przekształtnika $U_{in} = 50 \text{ V}$, współczynnika wypełnienia $d = 0,72$ i rezystancji obciążenia 1400Ω .

Tabela 1. Wyniki badań symulacyjnych, $d = 0,7$ i $R_{obc} = 4700 \Omega$

Napięcie wejściowe U_{in}	50 V
Prąd wejściowy I_{in}	3,752 A
Moc wejściowa P_{in}	187,6 W
Napięcie wyjściowe U_{out}	810 V
Prąd wyjściowy I_{out}	0,172 A
Moc wyjściowa P_{out}	139,32 W
Sprawność η	74,26 %
$M = \frac{U_{out}}{U_{in}}$	16,2
Napięcie na kondensatorze C_3	405 V
Temperatura złącza Q_1	50 °C
Temperatura złącza Q_2	50 °C
Temperatura złącza Q_3	68 °C

Tabela 2. Wyniki badań symulacyjnych, $d = 0,72$ i $R_{obc} = 1400 \Omega$

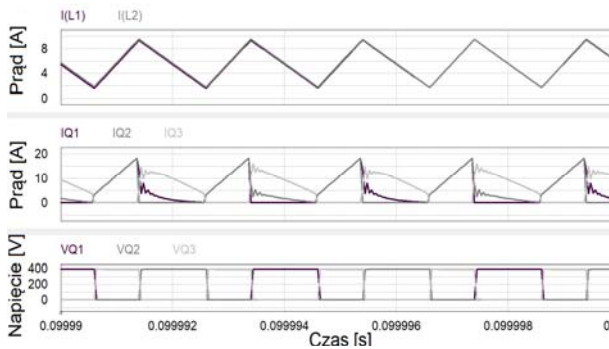
Napięcie wejściowe U_{in}	50 V
Prąd wejściowy I_{in}	9,173 A
Moc wejściowa P_{in}	458,7 W
Napięcie wyjściowe U_{out}	743 V
Prąd wyjściowy I_{out}	0,53 A
Moc wyjściowa P_{out}	393,79 W
Sprawność η	85,85 %
$M = \frac{U_{out}}{U_{in}}$	14,86
Napięcie na kondensatorze C_3	371,5 V
Temperatura złącza Q_1	111 °C
Temperatura złącza Q_2	111 °C
Temperatura złącza Q_3	147 °C

Napięcie na kondensatorze C_3 jest równe połowie napięcia na wyjściu przekształtnika (tj. 371,5 V), dzięki czemu mogą zostać zastosowane półprzewodniki z azotku galu o zdolności blokowania napięcia 650 V. Dodatkowo zasymulowano przypadek, w którym do budowy przekształtnika zostałyby użyte tranzystory GaN GS665016T, o dwukrotnie niższej rezystancji kanału w stanie przewodzenia, ale gorszych parametrach dynamicznych. Współczynnik wypełnienia d oraz rezystancje obciążenia pozostawiono bez zmian.

Tabela 3. Wyniki badań symulacyjnych, $d = 0,72$ i $R_{obc} = 1400 \Omega$

Napięcie wejściowe U_{in}	50 V
Prąd wejściowy I_{in}	9,716 A
Moc wejściowa P_{in}	485,7 W
Napięcie wyjściowe U_{out}	787 V
Prąd wyjściowy I_{out}	0,56 A
Moc wyjściowa P_{out}	442,72 W
Sprawność η	91,15 %
$M = \frac{U_{out}}{U_{in}}$	15,74
Napięcie na kondensatorze C_3	393,5 V
Temperatura złącza Q_1	96 °C
Temperatura złącza Q_2	96 °C
Temperatura złącza Q_3	135 °C

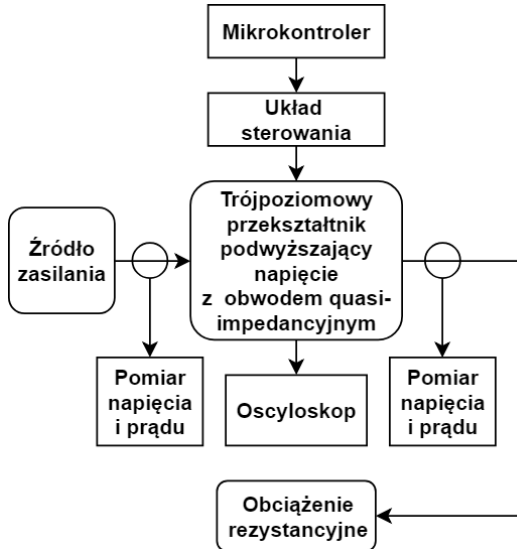
Rysunek 4 przedstawia wybrane przebiegi w układzie - przebiegi prądów płynących przez dławiki L_1, L_2 , tranzystory Q_1, Q_2, Q_3 oraz napięcia na tranzystorach Q_1, Q_2, Q_3 . Warto zaznaczyć, że przy wykorzystanej metodzie sterowania tranzystorów, efektywna częstotliwość tętnień prądu na wejściu urządzenia jest dwukrotnie wyższa (500 kHz) względem częstotliwości kluczowania tranzystorów (250 kHz).



Rys.4. Symulacyjne przebiegi prądów płynących przez dławiki L_1, L_2 , tranzystory Q_1, Q_2, Q_3 oraz napięcia na tranzystorach Q_1, Q_2, Q_3

Badania eksperymentalne

Przeprowadzono badania eksperymentalne z wykorzystaniem układu przedstawionego na rysunku 5.



Rys.5. Schemat blokowy stanowiska laboratoryjnego

Badany układ składa się ze źródła zasilającego o regulowanym napięciu w zakresie 0 V – 100 V, analizowanego trójpoziomowego przekształtnika

podwyższającego napięcie z obwodem źródła quasi-impedancyjnego oraz obciążenia rezystancyjnego.

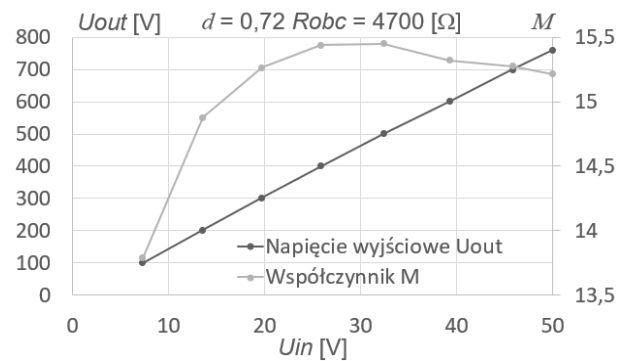
Sterowanie przekształtnika zostało zrealizowane z użyciem mikrokontrolera XMC4400 firmy Infineon, a częstotliwość pracy tranzystorów ustawiono na 250 kHz. Do sterowania bramek tranzystorów GaN HEMT wykorzystano poziomy napięć +6 V oraz -3 V. Do wyłączenia tranzystora zastosowano ujemne napięcie w celu zapobiegnięcia niekontrolowanego załączenia się tranzystorów spowodowanego efektem Millera [5].

Aby zapewnić bezpieczną pracę tranzystora Q_3 , załączany jest on ze zwłoką czasową 150 ns w stanie 1 lub 3 oraz wyłączany jest 150 ns przed stanem pracy 2. Aby ograniczyć straty przewodzenia wstecznego przy sterowaniu tranzystora Q_3 ujemnym napięciem, dołączona została równolegle dioda z węgla krzemu, która wspomaga procesy łączeniowe i zapewnia załączanie się tranzystora Q_3 przy napięciu bliskim zero.

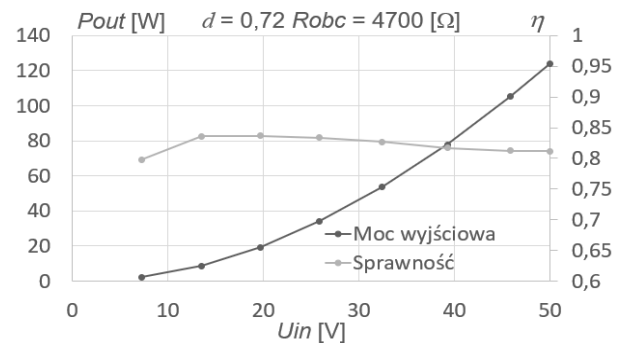
W trakcie badań zarejestrowano przebiegi prądu dławika L_2 , napięcia na wejściu i wyjściu przekształtnika oraz napięcie na kondensatorze C_3 . Wykonano pomiary prądu na wejściu i na wyjściu przekształtnika. Badania wykonano w seriach dla współczynnika wypełnienia $d = 0,72$ i obciążenia rezystancyjnego 4700 Ω , 1400 Ω . Napięcie na wejściu przekształtnika regulowano w zakresie 0 V – 100 V, nie przekraczając napięcia 800 V na wyjściu przekształtnika.

W rzeczywistym układzie wartości współczynnika M były niższe niż w przypadku badań symulacyjnych za sprawą niższego efektywnego współczynnika wypełnienia, spowodowanego działaniem filtrów RC dołączonych w obwodach sterowników bramkowych, skończonymi czasami włączania i wyłączania tranzystorów oraz dodatkowych strat w układzie, nie objętych w symulacjach.

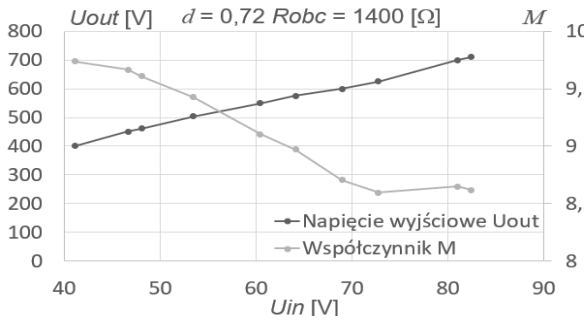
Rysunki 6 - 9 przedstawiają osiągnięte poziomy napięć wyjściowych, współczynnika M , mocy wyjściowej oraz sprawności układu.



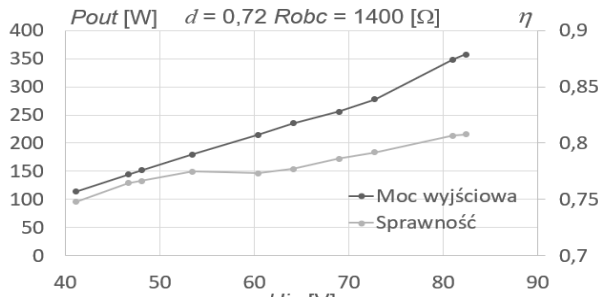
Rys.6. Wartości U_{out} i M w funkcji napięcia na wejściu U_{in}



Rys.7. Moc wyjściowa oraz sprawność przekształtnika w funkcji napięcia na wejściu U_{in}



Rys.8. Wartości U_{out} i M w funkcji napięcia na wejściu U_{in}



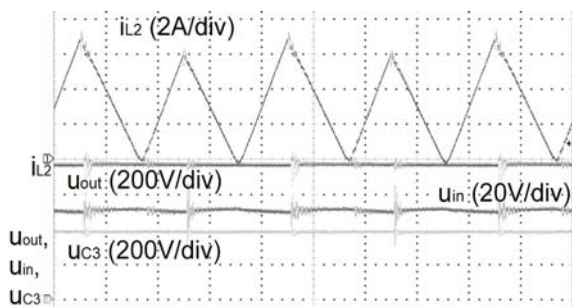
Rys.9. Moc wyjściowa oraz sprawność przekształtnika w funkcji napięcia na wejściu U_{in}

Dla $U_{in} = 100$ V oraz współczynnika M w zakresie 2 - 4, wykonano badania układu w celu wyznaczenia sprawności przekształtnika dla niskiego współczynnika wypełnienia d .

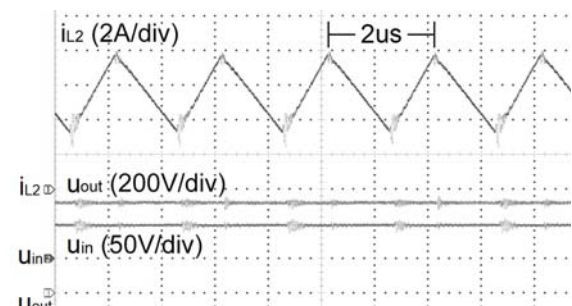
Tabela 3. Wyniki badań dla niskich wartości M , $R_{obc} = 1400 \Omega$

M	η
2	94,00%
3	95,37%
4	95,29%

Oscylogram przedstawiający przebieg prądu dławika L_2 , napięcia u_{out} , u_{in} oraz napięcie na kondensatorze C_3 podczas pracy z obciążeniem o rezystancji $R_{obc} = 4700 \Omega$ zamieszczono na rysunku 10. Rysunek 11 przedstawia przypadek dla obciążenia o rezystancji $R_{obc} = 1400 \Omega$.

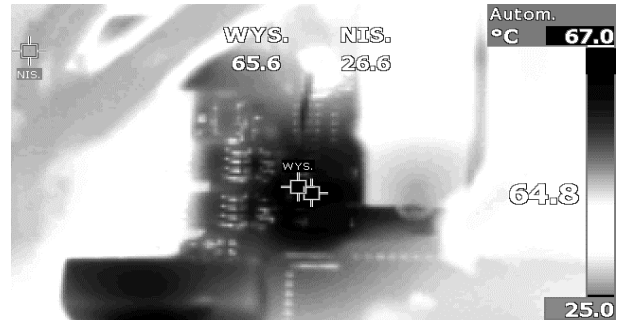


Rys.10. Przebiegi wartości chwilowych, od góry: i_{L2} , u_{out} , u_{in} , u_{C3}



Rys.11. Przebiegi wartości chwilowych, od góry: i_{L2} , u_{out} , u_{in} , u_{C3}

Podczas badań monitorowano temperatury poszczególnych elementów przekształtnika przy pomocy kamery termowizyjnej.



Rys.12. Obraz z kamery termowizyjnej – przekształtnik

Obraz z kamery termowizyjnej skierowanej na obwody sterowania tranzystorami i na laminat, pod którym bezpośrednio zamontowane są tranzystory GaN HEMT zaprezentowano na rysunku 12.

Podsumowanie

Przeprowadzone badania wskazują, że zaprojektowany układ działał poprawnie w zakresie mocy do 350W i osiągnięto na wyjściu przekształtnika napięcie przekraczające zdolność blokowania napięcia tranzystorów GaN HEMT (650 V). Wysoka częstotliwość przełączania tranzystorów 250 kHz pozwoliła na znaczące obniżenie indukcyjności dławików i pojemności kondensatorów przy zachowaniu niskich tętnień napięcia na wyjściu, dzięki czemu możliwe było zmniejszenie gabarytów przekształtnika. Wpływ dodatkowych strat mocy w elementach magnetycznych pracujących z częstotliwością 500 kHz, strat mocy w półprzewodnikach oraz kondensatorach wyraźnie obniżył stosunek napięcia wyjściowego przekształtnika do napięcia wejściowego przekształtnika M względem wartości symulowanych. Niemniej jednak udało się osiągnąć wzmocnienie układu bliskie 16. Wydaje się, że uzyskane wyniki mogą stanowić podstawę do opracowania układów o wyższych mocach w miarę rozwoju technologii tranzystorów GaN.

Artykuł powstał w ramach projektu Narodowego Centrum Nauki (UMO-2015/19/B/ST7/00620)

Autorzy: inż. Dawid Zięba, prof. dr hab. inż. Jacek Rąbkowski, Politechnika Warszawska, Instytut Sterowania i Elektroniki Przemysłowej, ul. Koszykowa 75, 00-662 Warszawa, E-mail: dawid.zieba@medcom.com.pl, jacek.rabkowski@isep.pw.edu.pl

LITERATURA

- [1] Jones E.A., Wang F., Costinett D., Review of Commercial GaN Power Devices and GaN-Based Converter Design Challenges, *IEEE Journal of Emerging and Selected Topics in Power Electronics*, 4 (2016), n.3, 707-719
- [2] Zhang Y., Shi J., Zhou L., Sumner M., Wang P., Xia C., Wide Input-Voltage Range Boost Three-Level DC-DC Converter With Quasi-Z Source for Fuel Cell Vehicles, *IEEE Transactions On Power Electronics*, 32 (2017), n.9, 6728-6738
- [3] Reiner R., Waltereit P., Weiss B., Quay R., Ambacher O., Investigation of GaN-HEMTs in Reverse Conduction, *PCIM Europe*, 16-18 Maj (2017)
- [4] Guillod T., Huber J., Krismer F., Kolar J.W., Litz Wire Losses: Effects of Twisting Imperfections, *IEEE 18th Workshop on Control and Modeling for Power Electronics (COMPEL)*, 9-12 lipiec (2017)
- [5] Jones E., Zhang Z., Wang F., Analysis of the dv/dt Transient of Enhancement-Mode GaN FETs, *IEEE Applied Power Electronics Conference and Exposition (APEC)*, 26-30 Marzec (2017)