

## Porównanie falowników klasy DE z pasma 13,56 MHz zbudowanych na tranzystorach SiC MOSFET i GaN FET

**Streszczenie.** W artykule przedstawiono wyniki pomiarów sprawności czterech falowników o mocy wyjściowej do 450W, dwóch zbudowanych na tranzystorach SiC a dwóch na GaN. Tranzystory mają klasę napięciową (650 – 900)V, prądową (20-30)A, obudowy przewlekane (TO-220, TO-247) i SMD (np. D2PAK-7). Badania wykazały, że tranzystory GaN pozwalają na uzyskanie sprawności całkowitej (89-92)% natomiast tranzystory SiC sprawności (70-80)%. Uzyskane sprawności falowników z tranzystorami GaN są wyższe niż podobnych falowników z najlepszymi Si RF MOSFET.

**Abstract.** Efficiency measurement results of the four inverters with output power up to 450W, built with SiC (2x) and GaN (2x) transistors are presented in the paper. Used transistors were in (650-900)V voltage class, (20-30)A current class, (TO-220, TO-247) THT cases and (e.g. D2PAK-7) SMD cases. The research has shown that GaN and SiC transistors allow to obtain total efficiency of (89-92)% and (70-80)% respectively. The obtained efficiency results of the inverters with GaN transistors are higher than similar inverters with the best Si RF MOSFETs. (**Comparison of 13.56 MHz band class DE inverters built with SiC MOSFET and GaN FET transistors**).

**Słowa kluczowe:** falownik klasy DE, wysoka częstotliwość, SiC, GaN, MOSFET, driver

**Keywords:** Class DE inverter, high frequency, SiC, GaN, MOSFET, driver

### Wprowadzenie

Artykuł dotyczy falowników rezonansowych klasy DE pracujących przy częstotliwości z pasma radiowego ISM (Industrial, Scientific and Medical) 13,56 MHz i jest kontynuacją prac nad falownikami wielkiej częstotliwości [1],[2],[3], które prowadzone są w Katedrze Energoelektroniki Napędu Elektrycznego i Robotyki (KENER). Schemat falownika klasy DE oraz przebiegi napięć i prądów przy komutacji optymalnej pokazano na rysunku 1.

Falowniki klasy DE o częstotliwości pracy kilkanaście MHz stosowane są w specyficznych procesach przemysłowych, jak np. nakładanie cienkich warstw materiałów na podłoże (metoda PECVD, *Plasma-enhanced chemical vapor deposition*) [4]. Najbardziej uniwersalnym zastosowaniem falowników rezonansowych są stopnie wejściowe przetwornic DC/DC [5]. Inne zastosowania to zasilacze lamp fluorescencyjnych (ang. Electronic ballast) [6], nagrzewanie indukcyjne drobnych metalowych elementów [7], noże chirurgiczne do ablacji tkanek [8] czy generacja plazmy [9].

W literaturze dostępnych jest wiele informacji na temat falowników klasy DE z tranzystorami krzemowymi Si MOSFET o częstotliwości pracy powyżej 10 MHz i mocy kilkuset watów. Falowniki takie konstruowane są z wykorzystaniem dedykowanych tranzystorów serii RF MOSFET, np. DE375-102N10A (1000 V / 10 A), które charakteryzują się bardzo krótkim czasem przełączania, tj. (2-4) ns. Jednak wartość rezystancji przewodzenia  $R_{DS(on)}$  takich wysokonapięciowych tranzystorów jest duża i wynosi ok. 1,2  $\Omega$  co powoduje, że w falownikach dominującymi są straty przewodzenia a sprawność całkowita nie przekracza 80% [1].

Po roku 2010 na rynku pojawił się szeroki wybór tranzystorów na bazie węgla krzemowego (SiC) i azotku galu (GaN), jednak ich aplikacje ograniczały się do częstotliwości przełączeń poniżej 1 MHz. Zastosowanie tych tranzystorów przy kilku MHz było niemożliwe, głównie z powodu znacznej wartości wewnętrznej rezystancji bramkowej  $R_G$  (ok. 15  $\Omega$ ). Uniemożliwiało to przeładowanie dużej pojemności bramkowej  $C_G$  tranzystora przy sterowaniu z częstotliwością kilku MHz.

Postęp technologiczny w SiC/GaN i zmniejszenie wartości  $R_G$  oraz ładunku bramki  $Q_G$  umożliwiło budowę najpierw jed tranzystorowych falowników klasy E i  $\Phi_2$  z pasm ISM 13,56 MHz jak i 27,12 MHz. Zdaniem autorów, największe osiągnięcia w tym obszarze ma grupa badaczy z uniwersytetu Stanford w Stanach Zjednoczonych, którzy publikowali w 2016 roku [10], [11], że falowniki z pasma 13,56 MHz miały sprawność powyżej 90% i moc wyjściową

do 2 kW, natomiast falowniki z pasma 27,12 MHz miały około 80% sprawności i moc wyjściową do 400 W. Wadą tych falowników był brak skutecznego chłodzenia tranzystorów, których obudowy lutowano bezpośrednio do PCB. Powodowało to ograniczenie mocy wyjściowych a dedykowane wartości osiągnęto jedynie chwilowo przez czas 50  $\mu$ s.

Pierwsze artykuły nt. zastosowania tranzystorów SiC MOSFET i GaN FET w falownikach klasy DE 13,56 MHz pojawiły się w latach 2016-17, kiedy to grupa badawcza z Shibaura Institute of Technology (Japonia, Tokio) opisała np. falowniki o mocy do 3 kW do zastosowań w bezprzewodowym przesyśle energii [12], [13]. Tak duże wartości mocy wyjściowych wynikały jednak z zastosowania falowników wielofazowych (równoległych), a nie pojedynczych falowników klasy DE. W tym czasie moce pojedynczych falowników, np. do transferu pojemnościowego, ograniczone były do 1200 W a częstotliwości do kilku MHz (np. ISM 6,78 MHz) [14].

Autorzy artykułu w latach 2015-17, na podstawie ówczesnego stanu literatury, rozpoznali praktyczny brak publikacji dotyczących falowników klasy DE z pasma ISM 13,56 MHz z tranzystorami SiC/GaN rozpoczynając własne badania w tym zakresie, których wynikiem był m.in. [3]. Badania autorów były prowadzone równoległe z nieznanymi jeszcze pracami opisanymi w [12], [13], [14] i ostatecznie zostały rozszerzone i kontynuowane w ramach rozprawy doktorskiej [15] autora artykułu.

Niniejszy artykuł zawiera wyniki badań zawężone do pomiarów sprawności falowników klasy DE z pasma ISM 13,56 MHz z tranzystorami SiC/GaN, które autor szczegółowo opisał we wspomnianej pracy doktorskiej [15]. Celem badań opisanych w artykule było skonstruowanie i wyznaczenie sprawności czterech falowników klasy DE z pasma 13,56 MHz (rys. 1), przy założeniach:

- do budowy falowników wykorzystano dwa tranzystory typu SiC MOSFET i dwa tranzystory typu GaN FET (tab.1),
- tranzystory w obrębie technologii SiC różnią się rodzajem obudowy w których zaimplementowano identyczne struktury półprzewodnikowe, natomiast tranzystory GaN są różne,
- napięcie zasilania falowników  $E$  wynosi do 300 V, a moc wyjściowa  $P_{OUT}$  nie przekracza 500 W,
- obciążeniem falownika jest rezystor do zastosowań wcz. o rezystancji znamionowej 50  $\Omega$ , chłodzony wodą,
- porównanie wzajemne wyznaczonych wartości sprawności (falowniki autorów) z wartościami sprawności falowników z tranzystorami Si MOSFET przedstawionymi w literaturze, przy zbliżonym napięciu zasilania i częstotliwości.

## Opis badanych falowników

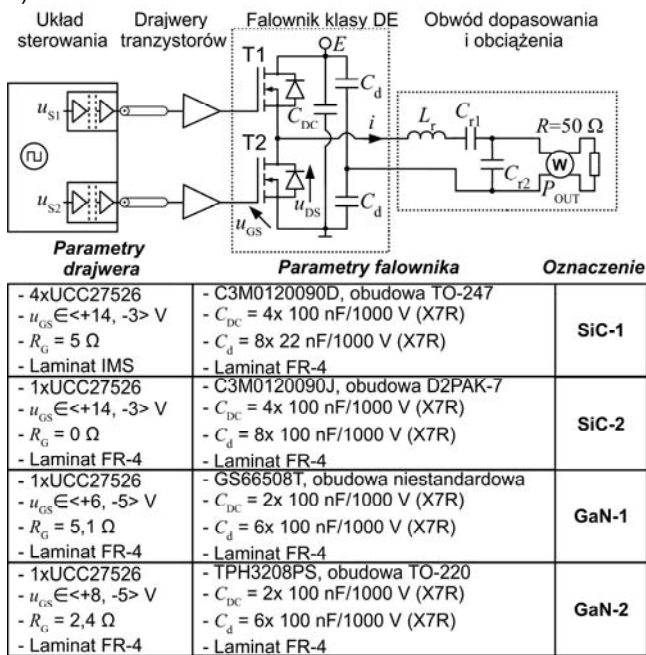
Poniżej zamieszczono skrócony opis 4 falowników z tranzystorami SiC i GaN, które zostały zaprojektowane, wykonane i przebadane. Ze względu na liczbę falowników i układów pomocniczych, na rysunku 1 przedstawiono strukturę zestawu falowników. W górnej części rysunku 1 zamieszczono schemat falownika klasy DE z podziałem na jego bloki funkcjonalne:

- układ sterowania i izolacji sygnałów, który jest jednakowy dla wszystkich badanych falowników,
- drajwery tranzystorów, które są nieco inne dla każdego falownika,
- półmostek z tranzystorami T1 i T2 falownika i jego obwód drukowany, który jest inny dla każdego z zastosowanych tranzystorów,
- obwód dopasowania i obciążenia, który jest jednakowy dla wszystkich falowników.

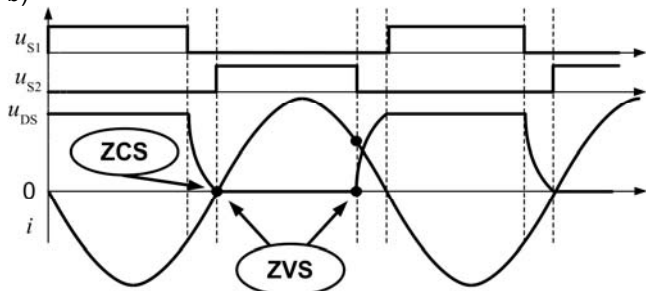
W dolnej części rysunku 1 zestawiono wybrane parametry badanych falowników i ich drajwerów, tworzące zestawy, którym nadano oznaczenia związane z typem tranzystorów, na bazie których zbudowano dany falownik (SiC-1...GaN-2). Przykładowe parametry zamieszczone w tabeli to:

- dla falownika: typ tranzystora i jego obudowa, wartości pojemności  $C_{DC}$  i  $C_d$ , typ laminatu,
- dla drajwera: liczba i typ równolegle połączonych drajwerów scalonych, górne i dolne poziomy napięć bramkowych  $U_{GS}$ , wartości rezystancji bramkowej  $R_G$ , typ laminatu.

a)



b)

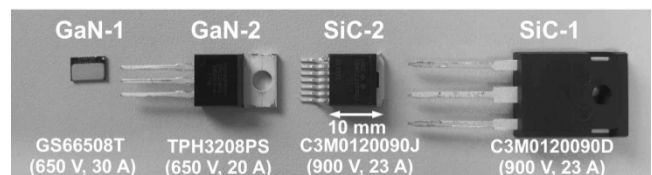


Rys.1. Dane badanych falowników klasy DE: a) schemat blokowy falownika oraz zestawienie jego parametrów konstrukcyjnych, b) przebiegi napięć/prądów w warunkach komutacji optymalnej

**Obwód główny falownika** klasy DE z tranzystorami T1 i T2 ma strukturę półmostka symetrycznego z pojemnościowym dzielnikiem napięcia zasilania złożonego z dwóch kondensatorów ceramicznych  $C_d$ . Zastosowano również ceramiczne kondensatory filtrujące  $C_{DC}$  w obwodzie napięcia stałego. Wartości pojemności podano w zestawieniu na rysunku 1. Obwody wykonano na jedno- lub dwustronnym laminacie FR-4 w zależności od wersji falownika. W tabeli 1 zestawiono szczegółowe parametry zastosowanych tranzystorów, natomiast na rysunku 2 pokazano zdjęcia zastosowanych tranzystorów.

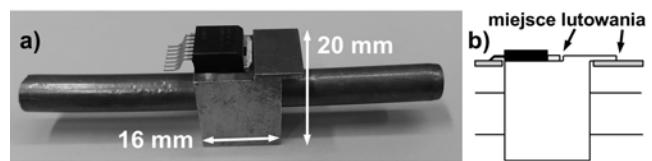
Tabela 1. Parametry użytych tranzystorów SiC/GaN

Symbol	$I_D$ , A	$U_{DS}$ , V	$R_{DS(on)}$ , mΩ	$C_{OSSetf}$ , pF	$Q_G$ , nC	$R_G$ , Ω
			$T_j=25^\circ\text{C}$		$U_{DS}=300\text{V}$	$U_{DS}=400\text{V}$
C3M0120090D (SiC, TO-247)	23	900	155	116	17 (+15, -4)V	16
C3M0120090J (SiC, D2PAK-7)	23	900	155	116	17 (+15, -4)V	16
GS66508T (GaN, SMD)	30	650	63	167	5,8 (+6, 0)V	1,1
TPH3208PS (GaN, TO-220)	20	650	130	182	10 (+8, 0)V	bd



Rys. 2. Zdjęcia i parametry zastosowanych tranzystorów

**Układ chłodzenia tranzystorów.** Istotnym problemem do rozwiązania było efektywne chłodzenie tranzystorów, które rozwiązano przez zastosowanie miniaturowych radiatorów chłodzonych wodą, innych dla każdego z tranzystorów. Przykładowo, na rysunku 2 pokazano zdjęcie i sposób montażu tranzystora C3M0120090J (SiC, obudowa D2PAK-7). Tranzystor najpierw zostaje przylutowany do radiatora polem tzw. *thermal pad'u* (o potencjale drenu). Następnie radiator umieszcza się w dedykowanym otworze w PCB, a „zab” radiatora lutuje się do płyty PCB. Opisany sposób chłodzenia tranzystora w obudowie D2PAK-7 jest rozwiązaniem autorskim, nigdzie wcześniej nie opisanym w literaturze. Jediną, pewną wadą może być to, że radiator jest galwanicznie połączony z potencjałem drenu tranzystora.

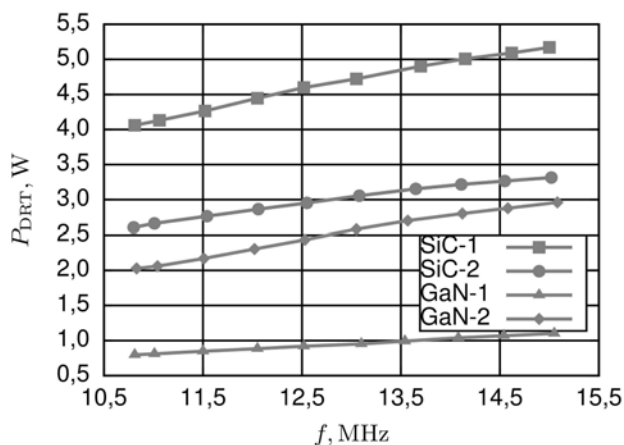


Rys.3. a) zdjęcie miniaturowego radiatora chłodzonego wodą, b) przekrój obrazujący sposób mocowania do obwodu PCB

**Układ sterowania i izolacja sygnałów.** Falownik klasy DE wymaga dwóch sygnałów sterujących przesuniętych o  $180^\circ$  i współczynnika wypełnienia  $D < 50\%$ . Układ zaprojektowano jako analogowy. Źródłem sygnału w.c.z. jest przestrajany generator o częstotliwości (20-30) MHz, który z przerzutnikiem typu D generuje dwa sygnały sterujące przesunięte w fazie o  $180^\circ$ . Przesuwniki fazy w każdym torze służą do wyrównywania opóźnień w torach sterowania tranzystorów. Nastawa szerokości impulsów realizowana jest osobnymi monowibratorami dla każdego toru sterowania. Ze względu na sterowanie jednego z tranzystorów

na wysokim zmiennym potencjale, do separacji galwanicznej zastosowano izolatory cyfrowe ISO7810. Falownik wymaga strojenia do pracy optymalnej, więc częstotliwość  $f$  i wypełnienie  $D$  nastawiane są w zakresie od 10 MHz do 15 MHz, a wypełnienie  $D$  w zakresie od 25% do 50%.

**Drajwery tranzystorów.** Drajwery tranzystorów wypracowują sygnały bramkowe o poziomach napięć, które są zgodne z wymaganiami danego typu tranzystora (rys. 1). Opracowano uniwersalny drajwer o bipolarnym napięciu wyjściowym, w którym możliwa jest nastawa poziomów wysokiego i niskiego napięcia. Drajwer zbudowano w oparciu o drajwery scalone UCC27526. Drajwery zostały zaimplantowane w obwodzie PCB falowników (SiC-2, GaN-1, GaN-2) lub zostały wykonane jako osobny moduł (SiC-1). Drajwery nieco różnią się od siebie wykonaniem, jak np. mozaiką ścieżek, poziomami napięć wyjściowych lub liczbą równoległe połączonych drajwerów scalonych. Właściwości drajwów, takie jak moc strat w funkcji częstotliwości i zdolność do przeładowania określonej wartości pojemności bramkowej stanowią osobne zagadnienia, których szczegóły leżą poza zakresem artykułu. Jednak ponieważ moc strat w drajwerze wpływa na sprawność całkowitą, to na rysunku 4 zobrazowano wyniki pomiarów mocy strat  $P_{DRT}$  czterech zastosowanych drajwerów obciążonych bramką tranzystorów, przy niezasilonym falowniku ( $E=0$  V) [15]. Najwyższą moc pobierały drajwery w falowniku SiC-1, co jest związane z zastosowaniem czterech równoległe połączonych drajwerów scalonych (4xUCC27526).



Rys.4. Wykresy mocy strat  $P_{DRT}(f)$  obwodów bramkowych,  $E=0$  V

**Obwód dopasowania i obciążenia.** Jest to szeregowo-równoległy obwód rezonansowy LCC z bezindukcyjnym ( $L_S \approx 10$  nH) rezystorem obciążenia  $R=50 \Omega$ . Parametry obwodu są następujące:

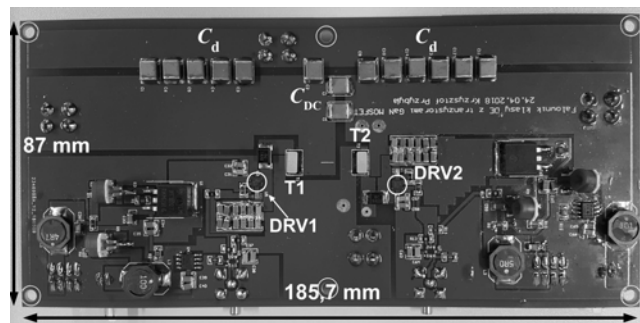
- indukcyjność  $L_r=1,1 \mu\text{H}$  - cewka powietrzna,
- kondensatory rezonansowe:  $C_{r1}=225$  pF,  $C_{r2}=450$  pF - mikowe, typu MC22FF151J-F 150 pF/1000 V,
- rezystor  $R=50 \Omega$  firmy Bird, model 500-CT-FN o mocy 500 W, chłodzony wodą, przyłączany przez dedykowany miernik mocy wielkich częstotliwości Bird43.

Zmierzona częstotliwość rezonansowa obwodu wynosi  $f_r=11,7$  MHz, moduł impedancji  $|Z|=13,4 \Omega$ , dobroć  $Q=6,3$ .

### Falownik GaN-1

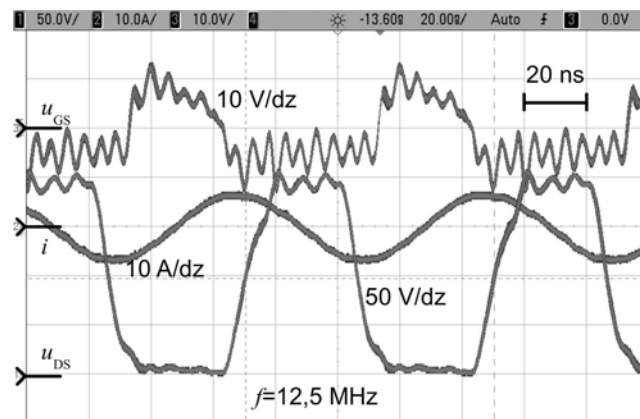
W części tej zamieszczono przykładowy opis falownika oznaczonego jako GaN-1 (rys. 5), w którym zastosowano tranzystory GaN FET GS66508T. Obwód PCB wykonano na bazie jednostronnego laminatu FR-4. Do chłodzenia tranzystorów wykorzystano radiator chłodzony wodą, podobny jak na rysunku 2. W tym przypadku tranzystory nie

są lutowane do radiatora a jedynie dociśnięte za pomocą elementów dystansowych. Obszar *thermal pad'u* tranzystora stanowi cała metalizowana powierzchnia obudowy po przeciwnej stronie pól lutowniczych. Zdjęcie obwodu falownika (rys. 5) wykonano po zdemontowaniu radiatorów.



Rys. 5. Zdjęcie obwodu PCB falownika GaN-1 z tranzystorami GS66508T – widok warstwy górnej po zdemontowaniu radiatorów

Na rysunku 6 zamieszczono najważniejsze oscylogramy napięć i prądu wyjściowego  $i$  falownika w warunkach komutacji optymalnej. Poziomy napięcia bramkowego to  $+6$  V i  $-5$  V. Najważniejszą obserwacją jest bardzo mała wartość napięcia przewodzenia tranzystora ( $i_T \cdot R_{DS(on)} \approx 7 \cdot 0,063 = 0,45$  V). Dla skorelowania oscylogramów napięcia  $u_{DS}$  oraz prądu  $i$  falownika (rys. 6) z przebiegami teoretycznymi (rys. 1b) należy uwzględnić, że sonda prądowa wnosi opóźnienie czasowe przebiegu ok. 15 ns. Ponadto sonda prądowa pogarsza sprawność falowników o ok. (3-4) punkty procentowe [15] i podczas pomiarów sprawności falownika nie była podłączona do układu.



Rys.6. Przebiegi czasowe napięć/prądów falownika: napięcie bramkowe  $u_{GS}$ , napięcie dolnego tranzystora  $u_{DS}$ , prąd wyjściowy  $i$ , napięcie zasilania  $E=196$  V,  $P_{out}=280$  W, sprawność z sondą prądową  $\eta_T=86,7\%$  (bez sondy prądowej  $\eta_T=91,8\%$ )

### Pomiary mocy wyjściowej i sprawności falowników

Pomiary wykonywano zmieniając napięcia zasilania  $E$  w zakresie (70-240) V, co odpowiadało mocy wyjściowej  $P$  do ok. 450 W. Zakresy zmian napięcia były różne dla kolejnych falowników. Dla wszystkich falowników częstotliwość wynosiła  $f=12,5$  MHz a współczynnik wypełnienia  $D=0,31$ . Tak dobrane parametry sterowania były pewnym kompromisem, dzięki czemu wszystkie falowniki pracowały optymalnie lub suboptymalnie [15] dla napięć  $E > 120$  V. Mierzono dwie wartości mocy:

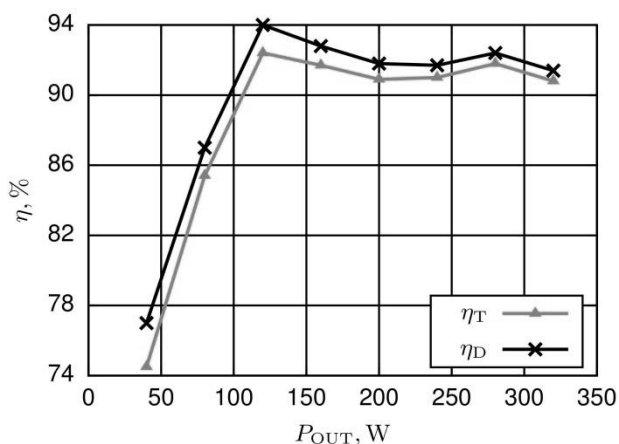
- moc wejściową w obwodzie napięcia stałego  $P_{DC}=E \cdot I_{DC}$ ,
- moc wyjściową  $P_{OUT}$  na rezystancji  $R=50 \Omega$  (Bird43).

Na podstawie pomiarów mocy obliczono dwie sprawności:
 

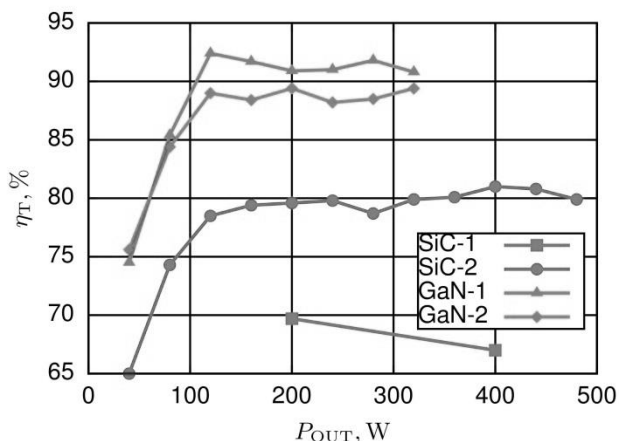
- sprawność drenową  $\eta_D = P_{OUT}/P_{DC} \cdot 100\%$ , która uwzględnia tylko straty w obwodzie głównym,

- sprawność całkowitą  $\eta_T = P_{OUT} / (P_{DC} + 2 \cdot P_{DRT}) \cdot 100\%$ , która uwzględnia również straty w dwóch drzejwach.

Na rysunku 7, dla falownika GaN-1, zamieszczono wykresy sprawności drenowej i całkowitej w funkcji mocy wyjściowej  $P_{OUT}$ . Z kolei na rysunku 8 zestawiono wyniki obliczeń sprawności dla czterech badanych falowników. Główną tendencją jest malenie sprawności drenowej  $\eta_D$  wraz ze zmniejszaniem wartości napięcia zasilania  $E$  (i mocy wyjściowej). Jest to spowodowane odstrojeniem od komutacji optymalnej z powodu wzrostu wartości pojemności wyjściowej  $C_{OSS}$  użytych tranzystorów (nieliniowość pojemności  $C_{OSS}$  w funkcji napięcia  $U_{DS}$ ). Wnioski dotyczące porównania sprawności zamieszczono w podsumowaniu.



Rys.7. Wykresy sprawności drenowej  $\eta_D$  i całkowitej  $\eta_T$  falownika GaN-1 w funkcji mocy wyjściowej  $P_{OUT}$ , częstotliwość  $f \approx 12,5$  MHz



Rys.8. Zestawienie sprawności całkowitej  $\eta_T$  czterech falowników w funkcji mocy wyjściowej  $P_{OUT}$ , częstotliwość  $f \approx 12,5$  MHz

### Podsumowanie

- Najwyższą sprawność całkowitą  $\eta_T$  z wykonanych falowników ma GaN-1, którego maksymalna sprawność wynosi 91,8% przy mocy wyjściowej  $P_{OUT}=280$  W. Nieco niższą sprawność ma falownik GaN-2 ( $\eta_T=89,4\%$  dla  $P_{OUT}=320$  W),
- Szczególną uwagę należy zwrócić na falownik SiC-1, którego niska sprawność jest głównie wynikiem zastosowania modułowej konstrukcji drzejwów oraz tranzystora w typowej obudowie TO-247,
- Wszystkie badane falowniki mają niską sprawność w zakresie napięcia zasilania poniżej 120 V, czego przyczyną jest komutacja nieoptymalna i większy udział strat związanych ze sterowaniem tranzystorów,

- Porównanie sprawności falowników na bazie SiC/GaN z falownikami z dedykowanymi tranzystorami krzemowymi RF MOSFET [1] daje przewagę falowników z tranzystorami GaN FET i podobne sprawności (70-80)% jak falowników z tranzystorami SiC MOSFET.

**Autorzy:** dr inż. Krzysztof Przybyła, e-mail: krzysztof.przybyla@polsl.pl dr hab. inż. Marcin Kasprzak, e-mail: marcin.kasprzak@polsl.pl Politechnika Śląska, Katedra Energoelektroniki, Napędu Elektrycznego i Robotyki, ul. Bolesława Krzywoustego 2, 44-100 Gliwice

### LITERATURA

- Kasprzak M., Falowniki rezonansowe klasy D i DE o częstotliwościach pracy do 13,56 MHz, monografia habilitacyjna, Wydawnictwo Politechniki Śląskiej, ISBN 978-83-7880-037-8, Gliwice 2013
- Kasprzak M., Sterowanie falownika klasy DE metodą PWM-FM, *Przegląd Elektrotechniczny*, R. 90 NR 6/2014, 83-86
- Przybyła K., Kasprzak M., Wpływ obudowy tranzystora SiC MOSFET na sprawność energetyczną falownika klasy DE z pasma 13,56 MHz - *Przegląd Elektrotechniczny*, R. 94 NR 3/2018
- Lee C.-H., Sazonov A., Robertson J., Nathan A., Esmaili-Rad M.R., Servati P., Milne W.I., How to Achieve High Mobility Thin Film Transistors by Direct Deposition of Silicon Using 13.56 MHz RF PECVD?, *Electron Devices Meeting(2006)*, 11-13
- Denk F., Haehre K., Kling R., Heering W., Minibloc SiC-MOSFET in a resonant Half-Bridge Inverter operating in the MHz-Range, *Proceedings of PCIM Europe 2015; International Exhibition and Conf. for Power Electronics, Intelligent Motion, Renewable Energy and Energy Management*, 05.2015, 1-7.
- Flores-Garcia E., Ponce-Silva M., Vela-Valdes L.G., Juarez M. A. Hernandez-Gonzalez L., Analysis and Design Method for High-Frequency Self-Oscillating Electronic Ballasts, *IEEE Trans. on Industry Applications*, t.47, nr.6, 2011, 2430-2436
- Yamamoto N., Hiraki E., Tanaka T., Yamada Y., Nagao T., Miyake Y., Noda Y., A study on GaN inverter based MHz frequency induction heating for tiny metals, *IECON 2013 - 39th Annual Conference of the IEEE Industrial Electronics Society*, 11. 2013, 5023-5027
- Yao C., Dong S., Zhao Y., Zhou Y., Mi Y., Li C., High-frequency composite pulse generator based on full-bridge inverter and soft switching for biological applications, *IEEE Trans. on Dielectrics and Electrical Insulation*, t.23, nr.5, 2730-2737, 10.2016
- Dedrick J., Im S., Cappelli M., Boswell R. W., Charles C., Induced Flow and Optical Emission Generated by a Pulsed 13.56 MHz-5 kHz Plasma Actuator, *IEEE Transactions on Plasma Science*, t.41, nr.12, 3275-3278, 12.2013
- Choi J., Tsukiyama D., Rivas J., Comparison of SiC and eGaN devices in a 6.78 MHz 2.2 kW resonant inverter for wireless power transfer, 2016, *IEEE Energy Conversion Congress and Exposition (ECCE)*, 09.2016, s. 1-6
- Choi J., Tsukiyama D., Rivas J., Evaluation of a 900 V SiC MOSFET in a 13.56 MHz 2 kW resonant inverter for wireless power transfer, w 2016 *IEEE 17th Workshop on Control and Modeling for Power Electronics (COMPEL)*, 06.2016, 1-6
- Trung N. K., Akatsu K., Design 13.56MHz 10 kW resonant inverter using GaN HEMT for wireless power transfer systems, 2017, *IEEE Energy Conversion Congress and Exposition (ECCE)*, 10.2017, 955-960
- Trung N. K., Akatsu K., Design high power and high efficiency inverter operating at 13.56MHz for wireless power transfer systems, 2016 *IEEE Energy Conversion Congress and Exposition (ECCE)*, 09.2016, 1-8
- Jiang L., Costinett D., A single-stage 6.78 MHz transmitter with the improved light load efficiency for wireless power transfer applications, *IEEE Applied Power Electronics Conference and Exposition (APEC)*, 03.2018, 3160-3166
- Przybyła K., Analiza i badania wysokoczęstotliwościowych falowników klasy DE z tranzystorami MOSFET na bazie SiC i GaN, praca doktorska, Politechnika Śląska, Gliwice 2019