

Quasi – rezonansowy dwufazowy przekształtnik DC/DC podwyższający napięcie

Streszczenie. W artykule dokonano analizy dwufazowego przekształtnika DC/DC podwyższającego napięcie z tranzystorami MOSFET załączanymi przy zerowym napięciu dren – źródło. Przeprowadzono badania symulacyjne, które wykazały, że możliwa jest praca tego typu przekształtnika przy częstotliwości rzędu kilkuset kHz oraz wykonano prototyp układu o częstotliwości pracy 400 – 600 kHz.

Abstract. The paper presents an analysis of a two-phase DC/DC boost converter with MOSFET transistors switched at zero drain – source voltage. Simulations, which have been conducted, have shown a possibility to make such converter with switching frequency up to a few hundred kHz. A prototype converter with switching frequency of 400 – 600 kHz has been made. (**Quasi – resonant two-phase DC/DC boost converter**).

Słowa kluczowe: przekształtnik podwyższający napięcie, zawory rezonansowe, ZVS, MOSFET.

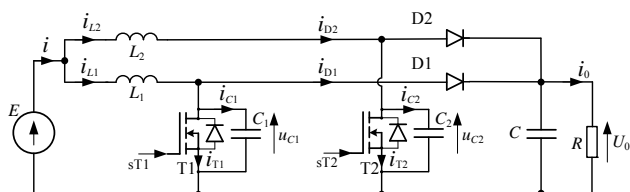
Keywords: BOOST converter, resonant switches, ZVS, MOSFET.

Wstęp

Upowszechnianie się źródeł fotowoltaicznych prowadzi do rozwoju technologii z nimi związanych, w tym układów przekształtnikowych niezbędnych do przyłączenia ich do sieci elektroenergetycznej. W tego typu instalacji generacyjnej konieczne jest stosowanie układów podwyższających napięcie wyjściowe z ogniw fotowoltaicznych, które jest zbyt niskie do dalszego przekształcania (zazwyczaj poprzez falownik) [1].

Ze wzrostem wartości przetwarzanej mocy rodzi się konieczność równoległego łączenia przekształtników. Zastosowanie wielofazowych przekształtników podwyższających napięcie jest uzasadnione ze względu na związane z tym zalety, takie jak zmniejszenie tętnień prądu wejściowego przekształtnika i ograniczenie wartości prądów płynących przez poszczególne zawory energoelektroniczne, co zmniejsza straty przewodzenia [1, 2]. Jednakże twarde komutacje powodują występowanie strat przełączania oraz zaburzeń elektromagnetycznych [2].

Ograniczenie tych strat możliwe jest poprzez zastosowanie metod przełączania w zerze prądu (ang. Zero Current Switching – ZCS) i przełączania w zerze napięcia (ang. Zero Voltage Switching – ZVS). Jak wykazali autorzy [3] możliwe jest całkowite zniwelowanie mocy strat, zarówno podczas załączania, jak wyłączenia tranzystorów. Opracowano różnorodne topologie pozwalające na uzyskanie ZCS i ZVS w wielofazowych układach podwyższających napięcie stałe. Najprostsza topologia została opracowana przez [4] i pozwala na uzyskanie ZVS podczas załączania tranzystorów. Została ona przedstawiona na rysunku 1. Inne, bardziej złożone topologie [5], [6], [7], pozwalają na przełączanie w zerze napięcia lub zerze prądu zarówno podczas załączania, jak wyłączenia zaworów energoelektronicznych.



Rys.1. Badana topologia quasi – rezonansowego, dwufazowego przekształtnika podwyższającego napięcie

Oprócz ograniczenia mocy strat, co za tym idzie zwiększaniem sprawności układów energoelektronicznych, innym istotnym trendem jest wzrost częstotliwości przełączania zaworów. Pozwala to na zmniejszenie

gabarytów przekształtników, poprzez redukcję rozmiarów elementów biernych (dławików, kondensatorów) [8]. Niniejsza praca przedstawia badania symulacyjne i laboratoryjne układu umożliwiającego załączanie tranzystorów w zerze napięcia, przedstawionego na rysunku 1, przy wysokich częstotliwościach przełączania.

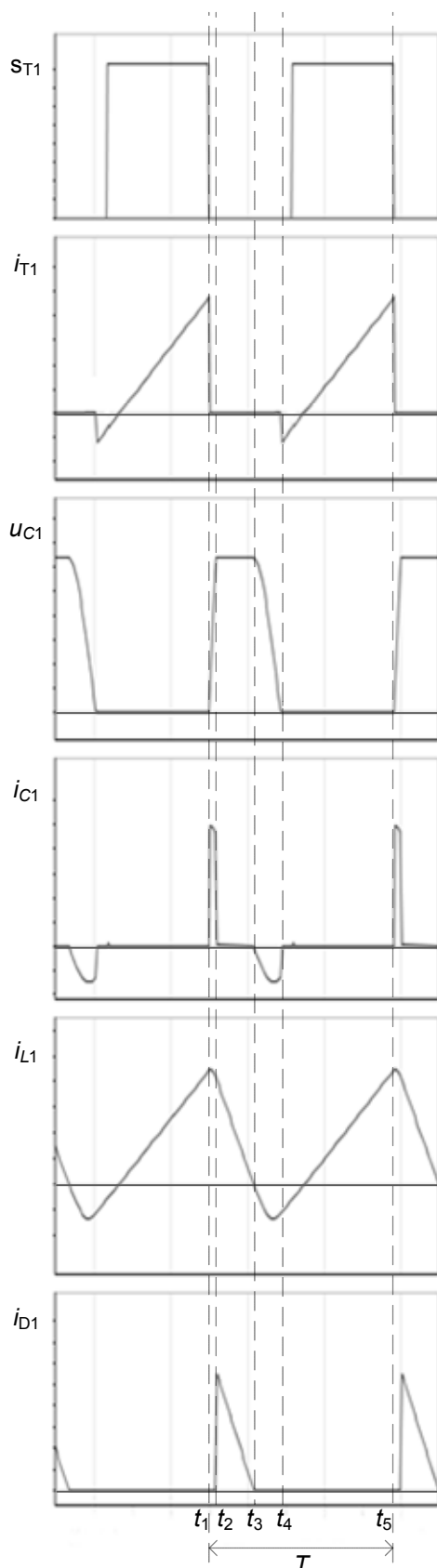
Analiza działania przekształtnika

Badany układ składa się z dwóch identycznych faz w klasycznej topologii przekształtnika podwyższającego napięcie DC, tj. $L_1 = L_2$, tranzystory T1 i T2 oraz diody D1 i D2 są takie same. Dodatkowo, równolegle do tranzystorów, przyłączane są kondensatory C_1 i C_2 takie, że ich pojemności są sobie równe, tj. $C_1 = C_2$. Tranzystory T1 i T2 są sterowane sygnałami o tym samym okresie T i wypełnieniu D , jednakże przesuniętymi względem siebie o 180° .

Działanie przekształtnika ukazują przebiegi charakterystycznych wielkości jednej z faz – sygnału sterującego sT1, prądu tranzystora i_{T1} , napięcia na kondensatorze C_1 i pomiędzy drenem, a źródłem tranzystora T1 u_{C1} , prądu kondensatora C_1 i_{C1} , prądu dławika L_1 i_{L1} i prądu diody D1 i_{D1} . Powyższe przebiegi zostały przedstawione na rysunku 2, wraz z zaznaczeniem charakterystycznych chwil czasowych, związanych z działaniem przekształtnika.

W chwili t_1 następuje wyłączenie tranzystora T1, co skutkuje ładowaniem kondensatora C_1 prądem dławika L_1 . W czasie $t_1 - t_2$ trwa narastanie napięcia u_{C1} do wartości równej napięciu wyjściowemu U_0 . W chwili t_2 następuje zrównanie napięć u_{C1} i U_0 , i rozpoczyna się przewodzenie diody D1. W czasie $t_2 - t_3$ kondensator wyjściowy C jest ładowany energią zgromadzoną przez dławik L_1 . W chwili t_3 następuje przejście prądu dławika L_1 przez zero i rozpoczęcie zjawiska rezonansu między L_1 i C_1 . W chwili t_4 następuje całkowite rozładowanie kondensatora C_1 i rozpoczyna się przewodzenie diody zwrotnej tranzystora T1. Od chwili t_4 możliwe jest załączenie tranzystora w zerze napięcia (ZVS). W chwili t_5 mija okres T . Analogicznie pracuje druga faza przekształtnika, przy czym jej sygnał sterujący sT2 jest przesunięty o 180° względem sT1.

Ta topologia przekształtnika łączy w sobie zalety dwufazowych układów podwyższających napięcie DC i przełączania w zerze napięcia. Opisane wyżej ograniczenie prądów, płynących przez dławiki i elementy półprzewodnikowe, co pozwala na stosowanie tranzystorów i diod o niższej klasie prądowej, rozszerzone jest o ZVS, co obniża straty oraz redukuje emitowane zaburzenia elektromagnetyczne (EMI) [4].



Rys.2. Przebiegi kluczowych wielkości jednej fazy badanego przekształtnika

Częstotliwość rezonansowa między elementami $L_1 - C_1$ i $L_2 - C_2$ wynosi

$$(1) \quad f_r = \frac{1}{2\pi\sqrt{L_1 C_1}} = \frac{1}{2\pi\sqrt{L_2 C_2}}$$

Miękkie przełączenia występują przy spełnieniu następujących warunków [4]:

- napięcie wyjściowe jest równe co najmniej dwukrotności napięcia zasilania

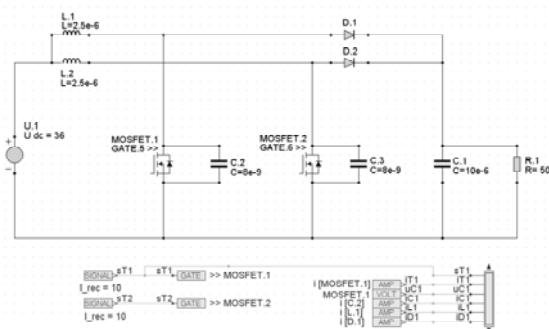
$$(2) \quad U_0 \geq 2E$$

- częstotliwość przełączania tranzystorów jest nie większa niż częstotliwość drgań rezonansowych

$$(3) \quad f \leq f_r$$

Badania symulacyjne

Przekształtnik o topologii, jak na rysunku 1 został zamodelowany w oprogramowaniu GeckoCircuits. Wykonano uproszczony model obwodowy, nieuwzględniający parametrów dynamicznych tranzystorów w celu oceny możliwości pracy badanego przekształtnika przy określonych parametrach, oraz porównania możliwych wartości sprawności dla miękkich i twardych przełączeń. Przyjęto wartości pojemności kondensatorów C_1 i C_2 równe 4,7 nF oraz dodano pojemności wyjściowe tranzystorów równe 3,3 nF, łącznie otrzymując 8 nF. W celu uproszczenia symulacji, przyjęto stałą wartość pojemności wyjściowej tranzystora. Ze względu na planowaną częstotliwość przełączania rzędu kilkuset kHz i warunku wyrażonego wzorem (3), przyjęto indukcyjności dławików L_1 i L_2 równe 2,5 μ H. Podstawiając wartości L_1 i C_1 do wzoru (1) otrzymano częstotliwość rezonansową równą około 1,12 MHz. Symulowany układ wraz z wartościami parametrów obwodu został przedstawiony na rysunku 3.

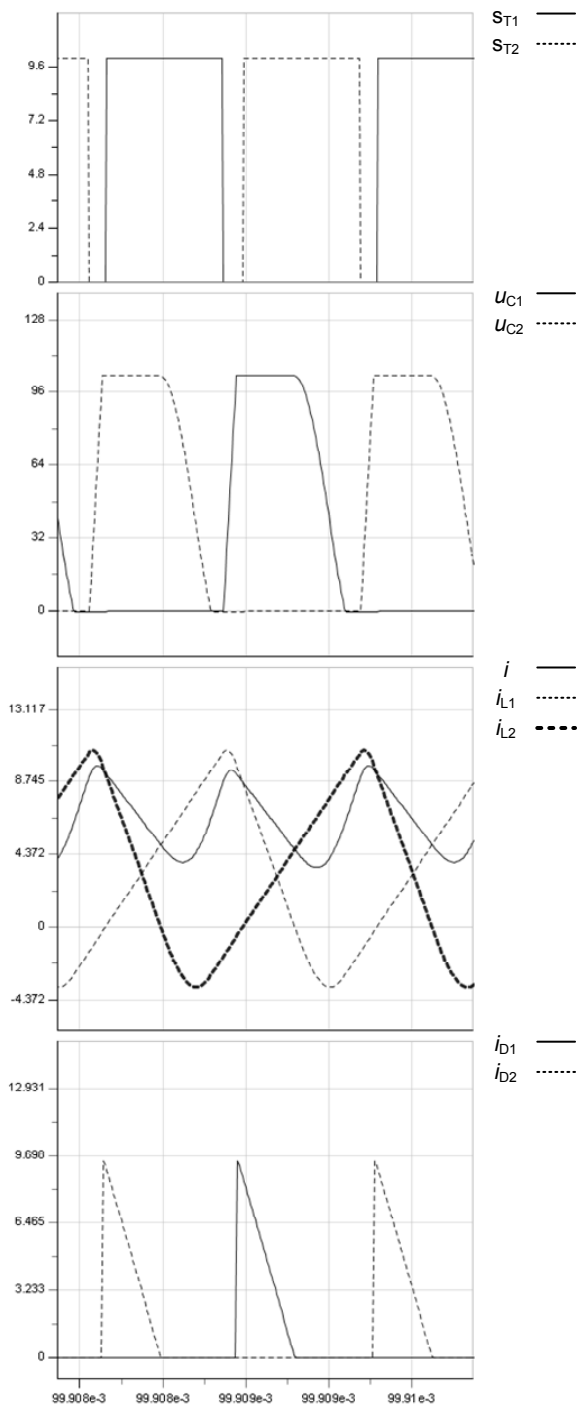


Rys.3. Model obwodowy wykonany w oprogramowaniu GeckoCircuits

Na rysunku 4 przedstawiono przykładowe przebiegi, uzyskane przez symulację, sygnałów sterujących tranzystorów (s_{T1} i s_{T2}), napięć na obu tranzystorach (u_{C1} i u_{C2}), prądu zasilania i , prądów dławików (i_{L1} i i_{L2}) oraz prądów diod (i_{D1} i i_{D2}). Częstotliwość sygnałów sterujących wyniosła 600 kHz, a ich wypełnienie było równe 43%. Przy napięciu zasilania równym 36 V, otrzymano napięcie wyjściowe równe około 103 V. Toteż spełnione zostały warunki (2) i (3), co skutkuje miękkimi załączeniami tranzystorów. Przebieg prądu zasilania i jest sumą przebiegów prądów dławików L_1 i L_2 , które są względem siebie przesunięte o 180° , co za tym idzie, tętnienia prądu zasilania są niższe od tętnień prądów dławików.

Po obniżeniu wypełnienia sygnałów sterujących do 20% przestaje być spełniany warunek (2). Skutkuje to nierozładowywaniem kondensatorów C_1 i C_2 , i ich zwieraniem przy załączaniu tranzystorów. Przebiegi wybranych wielkości dla załączeń tranzystorów przy

niezerowym napięciu dren - źródło, uzyskane w wyniku symulacji, przedstawia rysunek 5.



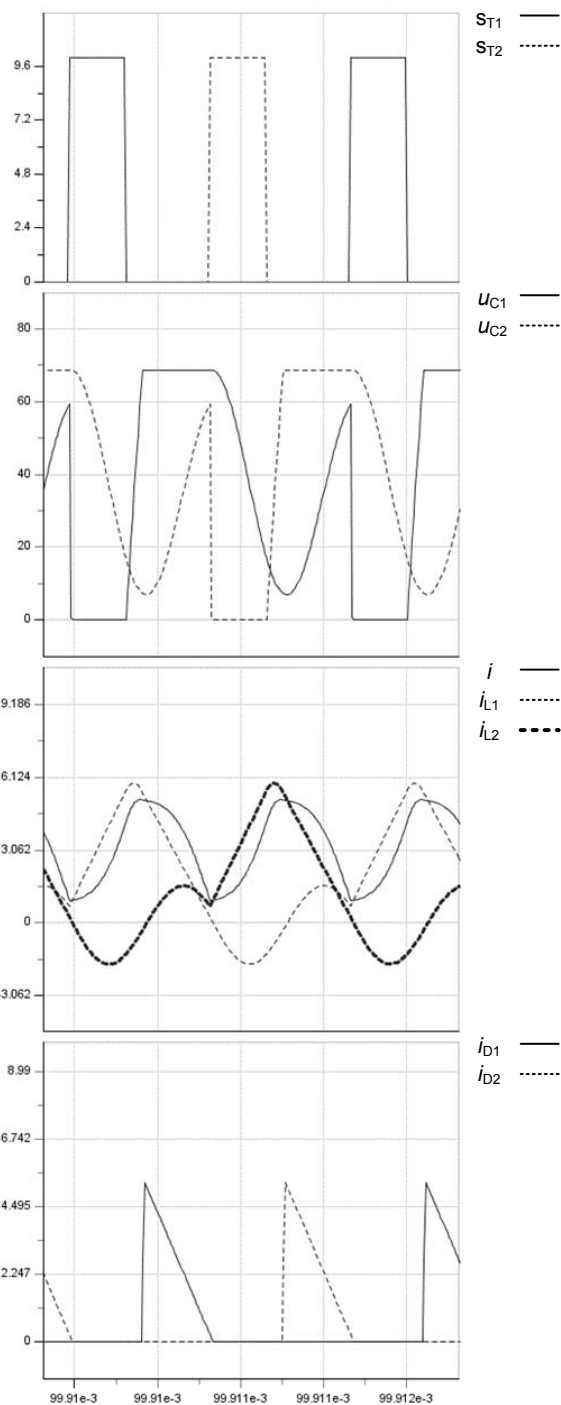
Rys.4. Przebiegi wybranych wielkości obu faz przekształtnika, uzyskane drogą symulacji, przy załączeniach tranzystorów w zerze napięcia

Rezultaty symulacji obwodu przedstawionego na rysunku 3, przeprowadzonych dla częstotliwości przełączania 600 kHz i wypełnień o wartości 43% i 20%, wskazują na to, że wprowadzenie ZVS może znacząco zmniejszyć moc strat w układzie. Uzyskano sprawność równą 89% i 70%, odpowiednio dla ZVS i twardych załączeń.

Prototyp przekształtnika

Badany przekształtnik w topologii, jak na rysunku 1 został skonstruowany, przy wykorzystaniu elementów

wymienionych w tabeli 1. Częstotliwość pracy prototypu mieści się w zakresie 400 – 600 kHz. Układ sterowania został zrealizowany w postaci układu otwartego z zadawaniem częstotliwości przełączania i wypełnienia sygnału sterującego. Sygnały sterujące generowane są przez zaprogramowany układ FPGA.

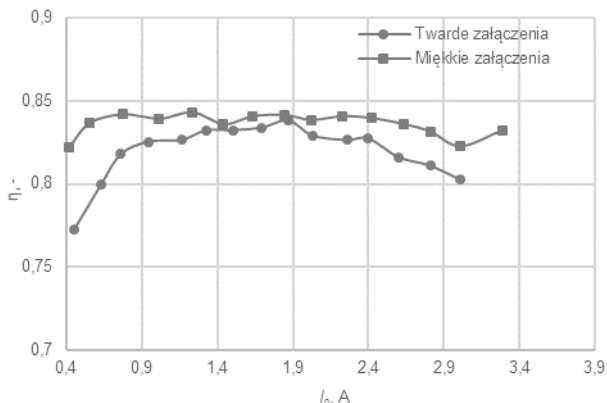


Rys.5. Przebiegi wybranych wielkości obu faz przekształtnika, uzyskane drogą symulacji, przy twardych załączeniach tranzystorów

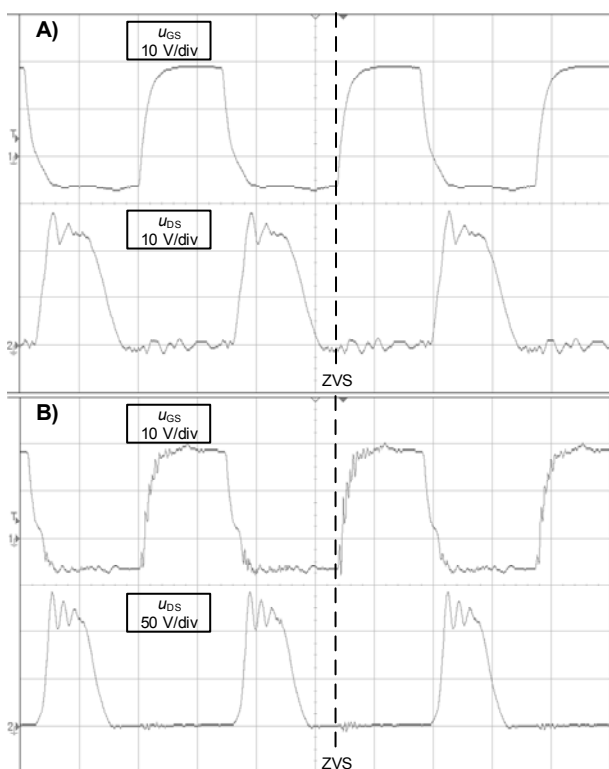
Wykonano badania laboratoryjne przekształtnika, mierząc jego sprawność w funkcji prądu wyjściowego i_o oraz rejestrując przebiegi napięcia bramkowego i napięcia dren-źródło tranzystorów. W celach porównawczych, wykonano serię pomiarów sprawności przy twardych i miękkich załączeniach tranzystorów, przy maksymalnej częstotliwości przełączania (600 kHz).

Tabela 1. Elementy wykorzystane do budowy prototypu przekształtnika

Element	Wartość
T1, T2	STW65N80K5
D1, D2	RURG3060
L_1, L_2	2,5 μH
C_1, C_2	4,7 nF
C	560 μF



Rys.6. Charakterystyki sprawności prototypu przekształtnika w funkcji prądu wyjściowego, dla miękkich i twardych załączeń tranzystorów



Rys.7. Przebiegi napięcia bramkowego i napięcia dren – źródło pojedynczego tranzystora A) dla prądu wyjściowego równego 0,5 A; B) dla prądu wyjściowego równego 2,2 A

Wykonane pomiary sprawności zostały przedstawione na rysunku 6 w formie wykresu. Widoczne jest, że sprawność prototypu jest zwiększona przy miękkich załączeniach i sięga około 84%. Zwłaszcza dla niskich prądów obciążenia jest ona wyższa od sprawności przy twardych załączeniach do 5 punktów procentowych.

Sprawność obliczono pośrednio poprzez pomiar prądów i napięć za pomocą multimetrów cyfrowych SANWA PC5000a. Wazona średnia sprawności układu przy miękkich załączeniach wyniosła 83,6% przy niepewności średniej ważonej równej około 0,22 p. p., natomiast dla twardych komutacji jest to odpowiednio 81,9% i 0,23 p. p..

Rysunek 7 przedstawia przebiegi napięć: bramkowego i dren – źródło jednego z tranzystorów, dla dwóch różnych wartości prądu wyjściowego. Zaznaczone zostało przełączanie w zerze napięcia. Wyższa wartość komutowanego prądu skutkuje zaburzeniami, widocznymi zwłaszcza w przebiegu napięcia u_{GS} .

Podsumowanie

W niniejszym artykule przedstawiono działanie dwufazowego quasi – rezonansowego przekształtnika DC/DC podwyższającego napięcie. Poprzez symulację i badania laboratoryjne wykonanego prototypu wykazano możliwość pracy tego rodzaju układu przy częstotliwościach powyżej 0,5 MHz. Skonstruowany prototyp przekształtnika osiągnął sprawność około 84%. Średnio sprawność układu przy miękkich załączeniach jest o 1,7 p.p. większa niż przy komutacji twardej. W układzie prototypowym występują zaburzenia, których amplituda wzrasta z wartością przełączanego prądu.

Przewidywane są dalsze prace, do których celów należą: ograniczenie występujących zaburzeń, poprawa sprawności przekształtnika, porównanie wyników laboratoryjnych po zamianie elementów półprzewodnikowych na wykonane z węgla krzemu i rozszerzenie badań na inne topologie wielofazowych przekształtników DC/DC typu boost.

Autor: mgr inż. Piotr Zimoch, Politechnika Śląska, Katedra Energoelektroniki, Napędu Elektrycznego i Robotyki., ul. Krzywoustego 2, 44-100 Gliwice, E-mail: piotr.zimoch@polsl.pl

LITERATURA

- [1] Joo-Hyuk L., Jae-Hyung K., Chung-Yuen W., Su-Jin J., Yong-Chae J., Soft switching multi-phase boost converter for photovoltaic system, 2008 13th International Power Electronics and Motion Control Conference (2008), 1924-1928
- [2] Gang Y., Alian C. Xiangning H., Soft Switching Circuit for Interleaved Boost Converters, *IEEE Transactions on Power Electronics*, 22 (2007) n.1, 80-86
- [3] Jae-Hyung K., Yong-Chae J., Su-Won L., Tae-Won L., Chung-Yuen W., Power Loss Analysis of Interleaved Soft Switching Boost Converter for Single-Phase PV-PCS, *Journal of Power Electronics*, 10 (2010), n.4, 335-341
- [4] Van den Bossche A., Valtchev V., Ghijselen J., Melkebeek J., Two-Phase Zero Voltage Switching Boost Converter for Medium Power Applications, Conference Record of 1998 IEEE Industry Applications Conference, 1998
- [5] Ramya G., Ramprabha R., Comparative Analysis of Soft Switching Two-Phase Boost Converter for Photovoltaic System, 2013 International Conference on Circuits, Power and Computing Technologies (2013), 231-235
- [6] Wuhua L., Xiangning H., Review of Nonisolated High-Step-Up DC/DC Converters in Photovoltaic Grid-Connected Applications, *IEEE Transactions on Industrial Electronics*, 58 (2011), n.4, 1239-1249
- [7] Tomaszuk A., Krupa A., High efficiency high step-up DC/DC converters – a review, *Bulletin of the Polish Academy of Sciences Technical Sciences*, 59 (2011), n.4, 475-483
- [8] Choi B. H., Sung W. L., Thai V. X., Chun T. R., A Novel Single-SiC-Switch-Based ZVZCS Tapped Boost Converter, *IEEE Transactions on Power Electronics*, 29 (2014) n.10, 5181-5194