

Sterownik FPGA do badań napędów z przełączalnymi silnikami reluktancyjnymi

Streszczenie. W artykule przedstawiono układ szybkiego sterownika przełączalnych silników reluktancyjnych (SRM), przeznaczonego do badań parametrów wysokoobrotowych napędów z tego typu maszynami. Sterownik wykonano w oparciu o układ FPGA, w celu ograniczenia czasu realizacji algorytmu sterowania i opóźnień sygnałów sterujących względem sygnałów wejściowych z czujnika położenia kąowego wirnika. Elementy peryferyjne podłączono do sterownika poprzez pętle prądowe w celu ograniczenia zakłóceń sygnałów sterujących. Układ wyposażono w czujniki pomiarowe napięcia i prądu, wykorzystywane w procesie sterowania, umożliwiające jednocześnie rejestrację przebiegów pomiarowych. Zaimplementowany interfejs komunikacyjny USB umożliwia zapis wyników pomiarów w komputerze.

Abstract. The paper presents a topology of fast switched reluctance motor (SRM) controller, designed for measure parameters of drives, witch based on new supply systems designed for these type of the motors. To reduce an algorithm realization time and delay of output signals in respect to rotor position angle given from encoder, the control system is based on FPGA device. External circuits were connected using current loops to limit the noise of control signals. The system was equipped with voltage and current sensors, used in the control process, which enables simultaneous recording of measuring waveforms. Implemented USB interface allows to save measurement results on a computer. (**The FPGA controller for switched reluctance drives investigation**).

Słowa kluczowe: sterownik, przełączalny silnik reluktancyjny, układ programowalny FPGA, układ napędowy.

Keywords: controller, switched reluctance motor, FPGA programmable device, drive system.

Wstęp

Nowoczesne napędy z elektronicznym komutatorem oparte są o bezszczotkowe silniki prądu stałego (BLDC) i przełączalne silniki reluktancyjne (SRM).

W grupie tych napędów duży udział w ogólnej liczbie produkowanych silników mają silniki BLDC. Zawdzięczają to niewielkiej masie wirnika, wysokiej sprawności, dobrym właściwościom dynamicznym i mniej skomplikowanemu, niż w przypadku SRM algorytmowi sterowania. W chwili obecnej głównym obszarem zastosowania tych silników są napędy wentylatorów, szczególnie komputerowych, z czego głównie wynika znaczny wzrost ich produkcji w ostatnich latach.

W odróżnieniu od silników BLDC, silniki SRM mają niewielki udział w ogólnej liczbie produkowanych obecnie silników elektrycznych. Istnieją jednak obszary zastosowań, w których lepszymi właściwościami charakteryzują się silniki SRM. Są to w szczególności napędy o podwyższonych wymogach w zakresie bezawaryjności, ze względu na prostą budowę wirnika, oraz napędy wysokoobrotowe [1]. Szczególnym obszarem zastosowań SRM są napędy wysokoobrotowe o szerokim zakresie regulacji prędkości, ponieważ silniki te mogą pracować z prędkościami większymi od silników BLDC, a jednocześnie uzyskują moment znamionowy podczas pozycjonowania. Prędkości uzyskiwane przy stosowaniu silników SRM są porównywalne z prędkościami uzyskiwanymi przez silniki histerezowe, które jednak nie nadają się do stosowania w zakresie małych prędkości. Podstawowym ograniczeniem prędkości w silnikach SRM są ograniczenia mechaniczne.

Jednak, wraz ze wzrostem prędkości obrotowej, w napędach SRM coraz większą rolę odgrywają zjawiska zachodzące podczas komutacji, które mają duży wpływ na osiąganą prędkość maksymalną. Są to ograniczenia wynikające głównie ze stałego czasu trwania procesów narastania i zaniku prądów w uzwojeniach. W związku z tym, wraz ze wzrostem prędkości mają one coraz większy udział w całkowitym czasie zasilania pasm silnika. Prowadzi to do spadku wartości średniej prądu wraz ze wzrostem prędkości obrotowej, czego skutkiem jest zmniejszanie wartości generowanego momentu elektromagnetycznego silnika. Jednocześnie, zwiększa się udział czasu przepływu prądu w uzwojeniach po wyłączeniu zasilania pasma, w stosunku do całkowitego czasu przepływu prądu przez

uzwojenia. Powoduje to wzrost udziału składowej hamującej momentu elektromagnetycznego. W efekcie zmniejsza się wartość średnia momentu elektromagnetycznego. Ograniczenie czasu trwania tych procesów możliwe jest poprzez modyfikację konstrukcji silnika, powodującą zmniejszenie indukcyjności uzwojeń, lecz może to prowadzić do pogorszenia właściwości napędu w zakresie małych prędkości obrotowych. Pogorszenie to wynika głównie ze wzrostu strat komutacyjnych związanych z pracą układu w trybie ograniczenia prądowego.

Procesy komutacyjne można również przyspieszyć stosując odpowiednio zmodyfikowane układy zasilania. Możliwych jest kilka mechanizmów prowadzących do rozszerzenia zakresu prędkości obrotowej silnika, takich jak: zasilanie silnika z dwóch źródeł o różnych wartościach napięcia, stosowanie układów z kondensatorami C-dump lub zmiana konfiguracji uzwojeń w trakcie pracy układu.

W celu uzyskania dużej wartości sprawności układu napędowego oraz ograniczenia pulsacji momentu elektromagnetycznego w szerokim zakresie prędkości, w napędach z silnikami SRM konieczne jest dostosowywanie warunków komutacji do punktu pracy maszyny, a w dolnym zakresie prędkości dodatkowo ograniczanie wartości prądów pasm lub regulacja napięcia zasilania. Znacznie komplikuje to algorytm sterowania SRM w stosunku do większości innych typów silników. Dodatkowo, algorytm sterowania komplikuje stosowanie wymienionych wcześniej nietypowych układów zasilania, w których występuje więcej różnych stanów pracy, niż w układzie typowym.

Optymalne zależności parametrów sterowania w pełnym zakresie pracy można wyznaczyć obliczeniowo wykorzystując programy symulacyjne. W celu weryfikacji prawidłowości obliczeń konieczne jest wykonanie pomiarów parametrów napędów w punktach pracy jak najbardziej zbliżonych do uzyskanych z symulacji. Układ sterowania oraz pomiarowy powinny więc umożliwiać dokładne wyznaczanie takich parametrów jak: położenie kątowe wirnika, wartości kątów komutacji oraz wartości napięć i prądów w układzie zasilania.

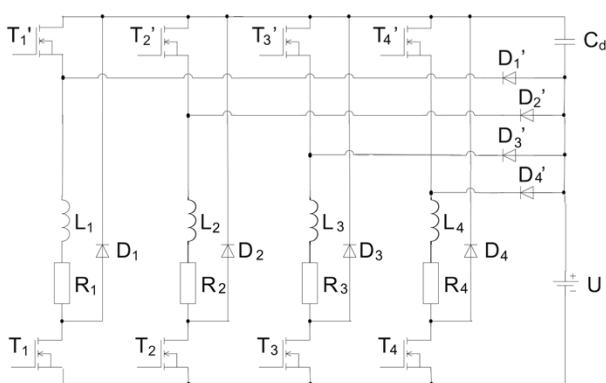
W zakresie dużych prędkości czas realizacji algorytmu sterowania może wprowadzać znaczne opóźnienia w działaniu sterownika, których skutkiem może być błędne wyznaczanie punktów komutacji. Wynika to z przemieszczania się wirnika w czasie trwania wyznaczania

stanów sygnałów sterujących. W typowych rozwiązaniach sterowników, bazujących na mikroprocesorach, wszystkie obliczenia wykonywane są sekwencyjnie co powoduje, że czas trwania cyklu obliczeniowego jest stosunkowo długi.

W celu uzyskania małych opóźnień sygnałów sterujących względem sygnałów z czujników, do realizacji algorytmu sterowania wykorzystano układ programowalny FPGA (*ang. field-programmable gate array*). Rozwiązania takie nie są obecnie często stosowane, ale istnieją przykłady, w których z powodzeniem zastosowano FPGA w układach sterowania SRM [2-8]. W tych zastosowaniach FPGA mogą wspomagać lub całkowicie zastąpić mikroprocesory. Charakteryzują się możliwością współbieżnej realizacji wielu zadań, co umożliwia uzyskanie opóźnień w procesie sterowania pomijalnych z punktu widzenia działania napędu, czy weryfikacji pomiarowej wyników obliczeń. Układ taki może prawidłowo realizować algorytm sterowania nawet w zakresie najwyższych, osiągniętych obecnie prędkości obrotowych, wprowadzając niewielkie opóźnienia.

Charakterystyka badanego napędu

Układ przystosowano do badań parametrów napędów z czteropasmowym silnikiem SRM, zasilanym z różnych układów zasilania. Na rys. 1. przedstawiono jeden z badanych układów, typu C-Dump z niezależnymi sekcjami zasilającymi.



Rys.1. Układ zasilania typu C-Dump, przeznaczony do pracy w szerokim zakresie prędkości obrotowych

Badania wpływu układu zasilania przedstawionego na rys. 1. przeprowadzono dotychczas dla napędu z silnikiem dwupasmowym [9]. Celem aktualnie prowadzonych badań jest określenie wpływu stosowania tego typu układu na parametry napędu z silnikami o większej liczbie pasm. Badania prowadzone są dla czteropasmowego SRM, o parametrach przedstawionych w tabeli 1.

Tabela 1. Podstawowe parametry czteropasmowego silnika SRM

Średnica zewnętrzna	120 mm
Średnica w szczelinie powietrznej	68,6 mm
Liczba zwojów w paśmie	42
Długość czynna pakietu	80 mm
Napięcie zasilania	24 V
Prąd znamionowy	25 A

Wał silnika przystosowano z jednej strony do podłączenia obciążenia, z drugiej do zamontowania czujnika położenia kąтового wirnika. W układzie zastosowano enkoder inkrementalny o rozdzielczości 360 impulsów na obrót wirnika.

Budowa sterownika

W wyniku analizy funkcjonalnej układu, przyjęto strukturę sterownika złożoną z dwóch głównych modułów: sterującego i pomiarowego. Struktura taka umożliwiła modyfikowanie układu przy zmianach typów zewnętrznych czujników pomiarowych oraz implementację poszczególnych modułów w dwóch oddzielnych, małych układach FPGA. W przypadku implementacji w jednym większym układzie struktura ta nie wymaga żadnych zmian.

Podstawowymi funkcjami realizowanymi przez moduł sterujący są: wyznaczenie położenia kąтового wirnika na podstawie sygnałów z enkodera inkrementalnego, ustalanie położenia wirnika, przy którym następować powinna komutacja napięć zasilających pasma, generowanie sygnałów sterujących pracą tranzystorów wykonawczych oraz ograniczanie prądów pasm do zadanej wartości. Dane konieczne do realizacji tych funkcji, takie jak aktualne wartości napięć i prądów, przekazywane są z modułu pomiarowego. W celu umożliwienia kontroli i modyfikacji parametrów sterownika, w układzie zaimplementowano interfejs użytkownika, obsługujący klawiaturę czteroprzyciskową oraz wyświetlacz LCD.

W przypadku zmiany typu układu zasilania lub algorytmu sterowania dostosowanie struktury sterownika do nowego projektu wymaga modyfikacji tylko jednego modułu, odpowiedzialnego za sterowanie pracą tranzystorów wyjściowych.

Do zadań modułu pomiarowego należy natomiast odczyt wartości prądów i napięć w układzie zasilania z przetworników pomiarowych, wyposażonych w interfejs SPI. Wyniki pomiarów przekazywane są przez interfejs szeregowy UART do modułu sterującego. Jednocześnie dane te przesyłane są przez interfejs USB do komputera w celu ich archiwizacji.

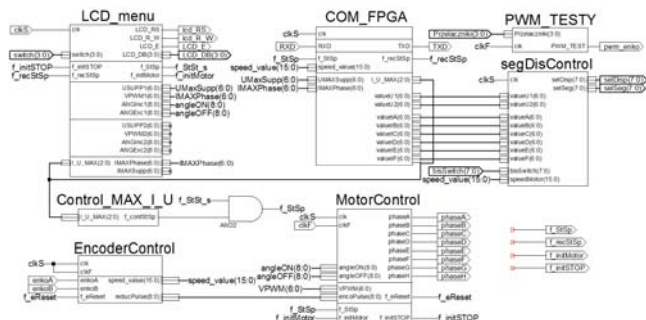
Opis funkcjonalny bloków na najniższym poziomie przyjętej struktury sterownika wykonano w języku VHDL, a syntezę układu wykonano w module graficznym. Program opracowano w środowisku ISE firmy Xilinx.

Implementacja układu sterowania

Układ sterowania złożony jest z 6 głównych modułów. Newralgicznym ze względu na wprowadzane opóźnienia w realizacji algorytmu sterowania jest moduł obsługi enkodera. Moduł ten ustala kierunek wirowania, położenie kątowe i prędkość wirnika oraz generuje sygnały sterujące zgodnie z zadanymi wartościami kątów komutacji. Wartości kątów komutacji odczytywane są z tablicy, stanowiącej wyjście interfejsu użytkownika lub z komputera PC. Z tablicy tej korzysta również moduł wyświetlacza LCD. Sygnały z modułu obsługi enkodera podawane są na wejścia modułu realizującego algorytm sterowania. Moduł ten wymaga każdorazowo dostosowania do typu silnika oraz typu układu zasilania. Do wejść modułu realizującego algorytm sterowania doprowadzone zostały dodatkowo sygnały z generatora PWM oraz układu ograniczenia prądowego. Zadawane wartości współczynnika wypełnienia sygnału PWM i ograniczenia prądowego przekazywane są z modułu obsługi klawiatury, natomiast aktualne wartości prądów w układzie podawane są z modułu pomiarowego przez interfejs UART. Strukturę układu sterowania pokazano na rys. 2.

Moduł układu sterowania zawiera dodatkowo blok inicjalizujący napęd. Zadaniem tego bloku jest ustalenie położenia zerowego wirnika, po załączeniu sterownika. Jako pozycję zerową wirnika przyjęto położenie o minimalnej reluktancji magnetycznej. Działanie tego modułu polega na przemieszczeniu wirnika w trybie pracy krokowej, z liniowo narastającym napięciem zasilania pasm. Po wykonaniu cyklu przełączeń wirnik z dowolnej pozycji

zostaje ustawiony w położeniu o minimalnej reluktancji magnetycznej dla wybranego pasma. Pozycja ta przyjmowana jest jako bazowa, a licznik położenia kąтового wirnika jest zerowany. W stosunku do tak ustalonej pozycji zadawane są następnie wartości kątów komutacji.

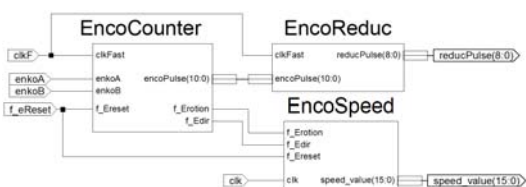


Rys. 2. Struktura układu sterowania

Częstotliwość modulacji PWM sygnałów sterujących pracą tranzystorów wyjściowych ustalono na 15 kHz. Szacowana maksymalna wartość pulsacji prądu w położeniu wirnika o maksymalnej reluktancji magnetycznej przy znamionowej wartości prądu wynosi 2,5A.

Istotnym parametrem modułu sterującego jest opóźnienie sygnałów sterujących pracą tranzystorów wyjściowych, w stosunku do sygnałów z czujnika położenia kąтового wirnika. W zaprojektowanym układzie wynosi ono około 0,7μs. W układzie zaimplementowano detekcję wszystkich zbocz impulsów z obu kanałów enkodera. Przy zastosowanym enkoderze uzyskano dzięki temu rozdzielczość wyznaczania położenia kąтового wirnika równą 0,25°. Układ umożliwia poprawną realizację algorytmu sterowania z taką rozdzielczością do prędkości ponad 100000 obr./min.

Moduł obsługi enkodera złożony jest z trzech bloków: licznika (*EncoCounter*), redukcji wartości kąta do zakresu powtarzalności (*EncoReduc*) i modułu wyznaczania prędkości obrotowej (*EncoSpeed*), co przedstawia schemat pokazany na rys. 3.

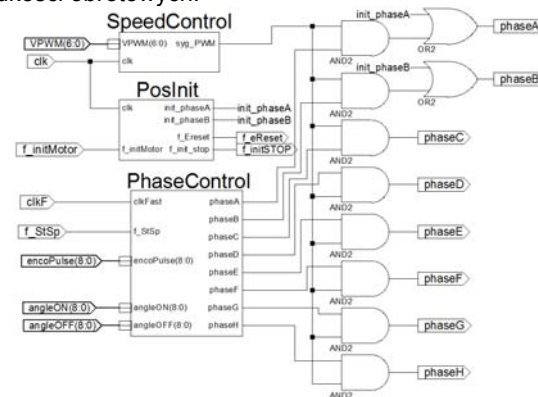


Rys. 3. Struktura modułu *EncoderControl*, wyznaczająca położenie wirnika oraz jego prędkość obrotową

Wartość określająca położenie wirnika z modułu *EncoderControl* przekazywana jest do modułu *MotorControl*. Strukturę tego modułu pokazano na rys. 4. Zgodnie z algorytmem sterowania, na podstawie wyznaczonego położenia kąтового wirnika, załączane są odpowiednie wyjścia sterujące pracą tranzystorów wykonawczych.

Przedstawiona na rys. 4 struktura układu zawiera trzy bloki: modulujący sygnały sterujące (*SpeedControl*), ustalający położenie początkowe wirnika (*PostInIt*) oraz sterujący pracą tranzystorów wyjściowych (*PhaseControl*). Dodatkowo, w module *MotorControl* wykorzystano bramki logiczne pełniące funkcję rozjemczą, które łączą sygnały sterujące. Sygnał PWM został dołączony do wszystkich wyjść poprzez bramki AND. Dzięki temu uzyskano ograniczenie średniej wartości napięcia zasilania pasm, a

tym samym możliwość zmiany prędkości w zakresie małych prędkości obrotowych.

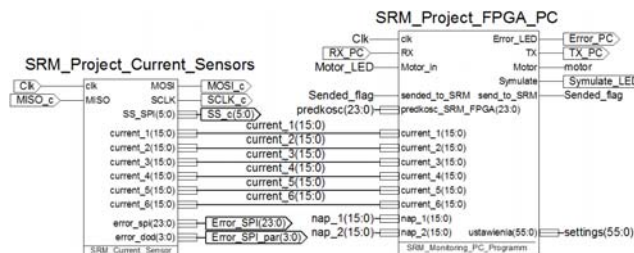


Rys. 4. Moduł *MotorControl* realizujący algorytm przełączania zasilania pasm silnika w funkcji kąta obrotu

Blok *PosInIt* aktywowany jest impulsem na wejściu *f_initMotor*, generowanym przez moduł *LCD_menu*. Wykonywana jest wówczas inicjalizacja położenia wirnika oraz zerowany jest licznik położenia kąтового wirnika.

Implementacja układu pomiarowego

Moduł pomiarowy zawiera blok interfejsu SPI do komunikacji z przetwornikami pomiarowymi. Wyjście tego interfejsu stanowi struktura zawierająca tablicę z danymi pomiarowymi. Wyniki pomiarów z tej tablicy przekazywane są przez interfejs UART do modułu sterującego. Równoległe dane te przesyłane są przez drugi interfejs UART i konwerter USB do komputera, w celu ich archiwizacji. Strukturę tego modułu pokazano na rys. 5.

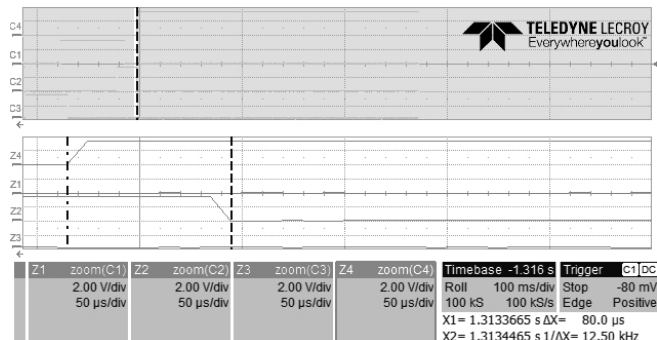


Rys. 5. Struktura modułu pomiarowego

W module zaimplementowano 8 kanałów pomiarowych, w tym 6 prądowych o zakresie pomiarowym do 50A oraz 2 kanały napięciowe, których zakres zależy od zastosowanych czujników. Zastosowane 12-bitowe przetworniki ADC realizują pomiary z częstotliwością do 18 kHz. Interfejs SPI działa z częstotliwością 3 MHz, co umożliwia odczyt tablicy wartości z wszystkich kanałów pomiarowych z częstotliwością 16 kHz. Maksymalne wartości pulsacji prądu w uzwojeniach silnika, wynikające z pracy układu w trybie ograniczenia prądowego są na poziomie zgodnym z pulsacjami wynikającymi z modulacji PWM.

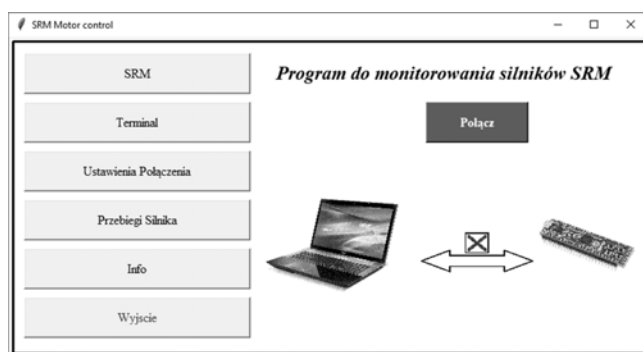
Czas opóźnienia sygnałów wyjściowych w stosunku do sygnału przekroczenia dopuszczalnej wartości prądu, wprowadzany przez sterownik, wyznaczono pomiarowo. W serii pomiarów wahał się on od 49 μs do 130 μs. Przykładowe przebiegi sygnałów podczas pomiaru opóźnienia przedstawiono na rys. 6.

Wyniki pomiarów prądów i napięć przekazywane są do modułu sterującego przez interfejs UART z częstotliwością 10 MHz, natomiast do komputera przez interfejs USB z częstotliwością 2 MHz. Umożliwia to archiwizację kompletu danych z częstotliwością 3,3 kHz.



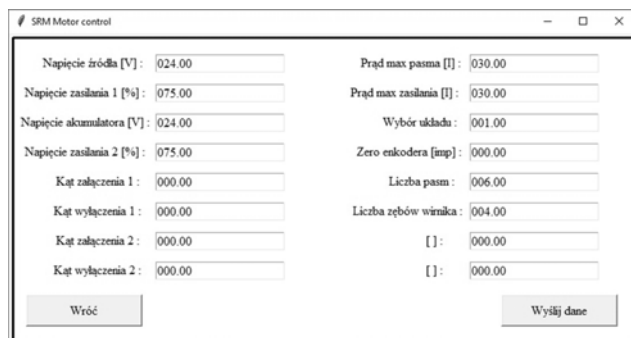
Rys. 6. Przebiegi sygnału przekroczenia dopuszczalnej wartości prądu Z4 oraz sygnału sterującego pracą tranzystorów Z2

Współpracujący ze sterownikiem program komputerowy realizuje dwie funkcje: monitorowania oraz konfiguracji parametrów napędu. Umożliwia zadawanie z komputera wartości: kątów komutacji, napięć oraz ograniczenia prądowego. Główne okno programu pokazano na rys. 7.



Rys. 7. Okno główne programu do monitorowania pracy napędu

Rysunek 8 przedstawia okno programu umożliwiające konfigurację sterownika.



Rys. 8. Okno programu umożliwiające konfigurację sterownika

Sprzętowa konfiguracja układu

Układ wykonano w dwóch konfiguracjach sprzętowych. Do wykonania pomiarów wykorzystano moduł prototypowy NEXYS 4 z układem Artix-7. Ze względu na maksymalne prędkości projektowanego napędu, nie przekraczające 20 000 obr./min, dzięki dwumodułowej architekturze sterownika w układzie docelowym zostaną wykorzystane dwa układy FPGA Spartan XC6SLX4.

Układ FPGA połączono z elementami wykonawczymi za pośrednictwem pętli prądowych. Jako elementy wykonawcze zastosowano tranzystory MOSFET z dedykowanymi sterownikami. Sygnały z enkodera oraz czujników pomiarowych przesyłane są do układu FPGA również za pośrednictwem pętli prądowych.

Podsumowanie

Implementacja sterownika w układzie FPGA pozwoliła na uzyskanie krótkiego czasu realizacji algorytmu

sterowania. Wynika to z właściwości tego typu układu, umożliwiającego współbieżną realizację wielu zadań. Dzięki temu czas realizacji algorytmu sterowania nie jest uwarunkowany sumą czasu trwania poszczególnych jego składowych, a wyłącznie czasem realizacji najbardziej złożonego zadania. Obsługa urządzeń takich jak interfejs użytkownika, układ monitorujący itp. realizowane są niezależnie od realizacji algorytmu sterowania.

Ze względu na przewidywane wykorzystanie dwóch współpracujących ze sobą układów FPGA układ zaprojektowano w postaci dwóch niezależnych modułów, komunikujących się przez interfejs szeregowy. W przypadku zastosowania pojedynczego układu FPGA moduły te można połączyć magistralami równoległymi, co umożliwi przyspieszenie działania układu ograniczenia prądowego.

Struktura sterownika zaimplementowana w układzie Artix7 zajmuje 1816 rejestrów *Slice* na 126800 istniejących, co stanowi 1,44% całego układu. *Slice LUTs* zostały wykorzystane w liczbie 7261 przy całkowitej liczbie 63400, co stanowi 11,45%. W przypadku implementacji sterownika w dwóch układach Spartan 6, ich zasoby zostały wykorzystane w kilkudziesięciu procentach.

Przedstawione rozwiązanie zapewnia możliwość sterowania pracą silnika w szerokim zakresie prędkości. Zapewnia to możliwość badania napędów wysokoobrotowych. Układ pracuje prawidłowo z rozdzielczością 0,25° przy prędkości 100000 obr./min. W przypadku badanych napędów o prędkości nie przekraczającej 20000 obr./min, błąd wyznaczania kątów komutacji napięć zasilających pasma nie przekracza 0,1°.

Układ może być przystosowany do sterowania napędów z silnikami o innej liczbie pasm poprzez modyfikację modułu sterującego pracą tranzystorów wyjściowych.

Autorzy: mgr inż. Daniel Rataj, mgr inż. Dennis Sławik, dr inż. Krzysztof Wróbel, dr hab. inż. Krzysztof Tomczewski, Politechnika Opolska, Instytut Systemów Napędowych i Robotyki, ul. Prószkowska 76, 45-758 Opole, E-mail: k.wrobel@po.opole.pl; k.tomczewski@po.opole.pl

LITERATURA

- [1] Besharati M., Widmer J., Atkinson G., Pickert V., Washington J., Super-high-speed switched reluctance motor for automotive traction, IEEE Energy Conversion Congress and Exposition (ECCE), Montreal, 2015, pp. 5241-5248
- [2] Gottschlich J., Burkhart B., Coenen C., De Doncker R. W., Fully digital FPGA-based current controller for switched reluctance machines, IEEE International Symposium on Sensorless Control for Electrical Drives and Predictive Control of Electr. Drives and Power Electr., Munich, 2013, pp. 1-7
- [3] Pilecki M., Korkosz M., System sterowania silnika SRM z zastosowaniem układu FPGA, Maszyny Elektryczne: zeszyty problemowe, 2018, Nr 3 (119), 11-15
- [4] Powrozek A., FPGA-based control of output voltage of SRG drive system, Archives of Electrical Engineering, Volume: 67, Issue: 1, 2018, Pages: 95-108,
- [5] Reddy BP., Murali A., Kumar KS., A Low Cost Sense Coil based Position Sensing System for SRM Implemented in a SoC FPGA, 43rd Annual Conference of the IEEE-Industrial-Electronics-Society, 2017, pp: 6603-6606
- [6] Stumpf A., Elton D., Devlin J., Lovatt H., Benefits of an FPGA based SRM controller, 9th IEEE Conference on Industrial Electronics and Applications, Hangzhou, 2014, pp. 12-17
- [7] Tomczewski T., Biblioteka VHDL do projektowania układów sterowania silników przełączalnych, Computer Applications in Electrical Engineering, ZKwE 2008, 227-228
- [8] Yaich M., Ghariani M., Control Strategy for Switched Reluctance Motor Based on Embedded System, Journal of Electrical Systems, Volume: 14, Issue: 1, pp 156-173
- [9] Tomczewski K., Wróbel K., Improved C-dump converter for switched reluctance motor drives, IET Power Electronics, vol. 7, no. 10, pp. 2628-2635, 2014