

doi:10.15199/48.2018.11.26

Zmodyfikowany algorytm PWM źródła napięcia stałego o programowo podwyższonej rozdzielczości nastawy

Streszczenie. W artykule przedstawiono programowy algorytm pozwalający na rozszerzenie rozdzielczości podstawowego układu sterowania PWM. Zaprezentowane rozwiązanie zostało zastosowane w programowalnym źródle napięcia stałego charakteryzującym się podwyższoną rozdzielczością. W ramach badania wykonano prototyp urządzenia wykorzystujący omawianą technikę.

Abstract. The article presents a software algorithm that allows to extend the resolution of the basic PWM control system. The presented solution has been applied in a programmable DC voltage source characterized by an increased resolution. As part of the study, a prototype of the device using the discussed technique was made. (Modified PWM algorithm for DC voltage source with programmatically higher resolution).

Słowa kluczowe: PWM, źródło napięcia stałego, podwyższanie rozdzielczości.

Keywords: PWM, DC voltage source, increasing resolution.

Wstęp

Obecnie na rynku dostępnych jest wiele źródeł napięcia referencyjnego w postaci układów scalonych [1, 2, 3]. Niektóre z nich pozwalają na regulację napięcia wyjściowego poprzez zastosowanie w strukturze dzielników napięcia o wysokiej rozdzielczości i dużej precyzji podziału. Część wzorców pozwala na dołączenie zewnętrznego dzielnika w celu ustalenia wartości napięcia wyjściowego. Wymaga to jednakże zastosowania rezystorów o odpowiednio dużej dokładności. Najdokładniejsze dzielniki napięcia realizuje się obecnie poprzez zastosowanie cyfrowej modulacji szerokości impulsu PWM (ang. Pulse-Width Modulation).

Użycie układu PWM do generacji napięcia wyjściowego charakteryzującego się precyzyjnym krokiem nastawy oraz wysoką stabilnością wymaga zastosowania źródła napięcia referencyjnego o odpowiednio wysokiej długoczasowej i temperaturowej stałości oraz właściwie dobranego układu kluczującego, charakteryzującego się stosunkowo małą rezystancją przełączników. Sygnał PWM używany jest wówczas do kluczowania pomiędzy źródłem stałego napięcia referencyjnego, a potencjałem masy [4].

Rozdzielczość układu PWM oraz czas ustalania napięcia wyjściowego zależą bezpośrednio od częstotliwości oscylatora taktującego układ PWM oraz rozdzielczości użytego licznika. Najkorzystniejszym wydaje się zastosowanie licznika o dużej rozdzielczości taktowanego zegarem o wysokiej częstotliwości, ale rozwiązanie to posiada pewne wady [5]. Zbudowanie takiego systemu mikroprocesorowego stwarza jednak konieczność zastosowania wyspecjalizowanego układu pracującego z dużą częstotliwością, co może wiązać się ze zwiększeniem skomplikowania i kosztów projektowanego systemu.

Należy się zatem zastanowić, czy istnieje inna możliwość zwiększenia rozdzielczości PWM [6, 7, 8]. W rozważaniach wykorzystano do tego układ PWM zawarty wewnątrz struktury mikrokontrolerów AVR. Celem pracy [8] było wykonanie programowalnego źródła napięcia stałego o programowo podwyższonej rozdzielczości nastawy, natomiast w niniejszej publikacji przedstawiono główny fragment pracy związany z opracowaniem metody zwiększenia rozdzielczości układu PWM w sposób programowy. W artykule skupiono się na implementacji algorytmu rozszerzającego rozdzielczość układu PWM, a zastosowanie tego rozwiązania do generacji napięcia miało być jedynie formą testu implementowanego algorytmu. Konieczny filtr wyjściowy jest tematem odrębnego artykułu.

Parametry sygnału PWM

Modulacja szerokości impulsu PWM, to metoda regulacji polegająca na zmianie wypełnienia generowanego sygnału prostokątnego o stałej amplitudzie. W pewnych sytuacjach dopuszcza się równoczesną regulację amplitudy (modulacja powierzchni impulsu), ale w opisywanej pracy zastosowano klasyczną formę modulacji samej szerokości impulsu. Średnia wartość napięcia na wyjściu układu PWM jest proporcjonalna do wypełnienia impulsu, co może zostać wykorzystane do budowy precyzyjnego cyfrowego dzielnika napięcia. W celu dalszej analizy metody użyte zostaną pewne opisane poniżej pojęcia. Do podstawowych parametrów sygnału PWM należą:

- f_{PWM} - częstotliwość generowanego sygnału wyjściowego zależna od zastosowanego układu taktującego generator PWM oraz rozdzielczości,
- f_{OSC} - częstotliwość generatora taktującego układ PWM,
- d_{PWM} - wypełnienie określające stosunek czasu, w którym sygnał jest w stanie aktywnym do czasu trwania okresu sygnału T (rys.1),
- res_{PWM} - rozdzielczość określająca liczbę dostępnych rozróżnialnych wartości sygnału PWM związana bezpośrednio z rozdzielczością użytego licznika (rys. 2),
- sp_{PWM} - minimalny skok zmiany wypełnienia sygnału, związany z rozdzielczością bitową układu.

Związki pomiędzy poszczególnymi parametrami opisują zależności (1) oraz (2):

$$(1) \quad f_{PWM} = \frac{f_{OSC}}{res_{PWM}}$$

$$(2) \quad sp_{PWM} = \frac{100}{res_{PWM}}$$

Z zależności (1) i (2) można wnioskować, że częstotliwość f_{PWM} zależy wprost proporcjonalnie od częstotliwości taktowania f_{OSC} oraz odwrotnie proporcjonalnie od rozdzielczości sygnału res_{PWM} . Rozdzielczość ta wpływa bezpośrednio na skok regulacji wypełnienia. Wartość średnia napięcia generowanego przez układ PWM jest wprost proporcjonalna do wypełnienia generowanego sygnału. Dla układu PWM, w którym napięcie w stanie aktywnym jest równe V_{PWM} , a napięcie w stanie nieaktywnym jest równe V_{GND} , średnie napięcie V_{OUT} na wyjściu z układu PWM może zostać opisane zależnością (3):

$$(3) \quad V_{OUT} = \frac{d_{PWM} \cdot V_{PWM}}{100}$$

Układ PWM może zostać użyty do generowania napięcia wyjściowego o zakresie z przedziału od V_{GND} do $V_{P_{PWM}}$. Napięcie to może być zmieniane ze skokiem równym V_{STEP} opisanym zależnością (4):

$$(4) \quad V_{STEP} = \frac{V_{P_{PWM}}}{res_{P_{PWM}}}$$

W celu uzyskania dużej rozdzielczości napięcia wyjściowego konieczne jest zapewnienie dużej częstotliwości generatora taktującego układ PWM f_{osc} oraz dużej rozdzielczości regulacji sygnału PWM $res_{P_{PWM}}$. Pierwszy z warunków jest trudny do spełnienia, a dodatkowo może być kosztowny. Natomiast drugi warunek jest uzależniony od dostępności w mikrokontrolerach układów PWM. Tanie, popularne mikrokontrolery posiadają rozdzielczość ośmiobitową lub szesnastobitową. W bardziej zaawansowanych i droższych występują układy 32-bitowe. Użycie takich układów bywa jednak często ekonomicznie nieuzasadnione, a ponadto układy takie mają inne „wady”, takie jak rozmiar czy pobór prądu. Warto zatem rozważyć inną możliwość regulacji PWM, gdzie nie będzie konieczności stosowania układu regulacji cyfrowej o dużej rozdzielczości bitowej.

Zmodyfikowany algorytm sterowania PWM

Najprostszy układ PWM może składać się z licznika taktowanego sygnałem zegarowym o częstotliwości f_{osc} , rejestru porównawczego, którego zawartość jest porównywana w sposób ciągły z zawartością licznika taktowanego oraz komparatora. Komparator zależnie od zawartości rejestru porównawczego oraz licznika ustala wartość na wyjściu układu. W przypadku gdy zawartość licznika jest równa zero na wyjściu układu ustalany jest stan wysoki. Jeśli zawartość licznika jest równa wartości umieszczonej w rejestrze porównawczym to na wyjściu z komparatora pojawia się stan niski. Jest to zatem proste sterowanie dwustanowe.

W klasycznej wersji sterowania PWM, uzyskanie dużej rozdzielczości wiąże się z generacją sygnału wyjściowego o małej częstotliwości lub konieczne staje się znaczne zwiększenie sygnału zegarowego taktującego licznik. Złagodzenie tego warunku jest możliwe poprzez rozszerzenie zakresu sterowania układem PWM w sposób programowy. Zastosowane rozwiązanie opiera się na ciągłej zmianie wypełnienia kolejnych cykli przebiegu. W celu zwiększenia rozdzielczości układu PWM do uśredniania sygnału wyjściowego wykorzystuje się nie pojedyncze impulsy, a ich serię o zmiennej szerokości. W efekcie przy niewielkiej częstotliwości sygnału taktującego licznik uzyskuje się stosunkowo dużą częstotliwość sygnału wyjściowego, która jest względnie łatwa do odfiltrowania [7].

Przykładowo, do uzyskania wypełnienia na poziomie 1,5% należy wygenerować przebieg składający się z jednego cyklu PWM o wypełnieniu 1% oraz jednego cyklu PWM o wypełnieniu 2%. Natomiast częstotliwość sygnału wyjściowego jest tylko dwukrotnie niższa niż przed modyfikacją. Efektywna bitowa rozdzielczość $eres_B$ układu

PWM o podstawowej bitowej rozdzielczości res_B rozszerzonego o dodatkową bitową rozdzielczość $rres_B$ opisuje wzór (5):

$$(5) \quad eres_B = res_B + rres_B$$

Liczba N okresów T sygnału PWM, na które składa się jeden cykl sygnału PWM o rozszerzonej rozdzielczości może zostać opisana zależnością (6):

$$(6) \quad N = 2^{rres_B}$$

Wynika stąd, że przykładowo do uzyskania 9-bitowej efektywnej rozdzielczości należy wykorzystać układ PWM o 8-bitowej rozdzielczości rozszerzonej o jeden bit. Liczba okresów sygnału PWM wynosi w tym wypadku $N = 2$. Rys. 1 przedstawia przebieg sygnału PWM o rozdzielczości rozszerzonej o jeden bit. Zakresowany obszar wykresu przedstawia zmianę wypełnienia PWM związaną z czasem trwania dodatkowego bitu rozszerzającego rozdzielczość. Czas t_d na rysunku 1 wyraża się wzorem (7):

$$(7) \quad t_d = \frac{T \cdot d_{P_{PWM}}}{100}$$

a t_{LSB} jest czasem trwania jednego dodatkowego bitu, który może wystąpić co okres T sygnału. Wygenerowany sygnał PWM może zawierać jeden lub dwa odcinki czasu O1 oraz O2 równe czasowi trwania najmniej znaczącego bitu rozszerzającego rozdzielczość PWM.

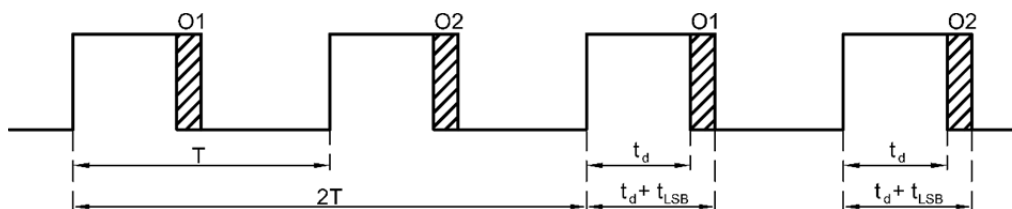
W praktyce omawiana metoda polega na modyfikacji najmniej znaczącego bitu wypełnienia, co przedstawiono w Tabeli 1 dla przykładowego sygnału PWM rozszerzonego o 1 bit. Kombinacje, w których oba okresy sygnału O1 oraz O2 wynoszą 1 LSB lub 0 LSB są możliwe do osiągnięcia bez stosowania omawianego algorytmu.

Tabela 1

Możliwe kombinacje LSB sygnału PWM rozszerzonego o 1 bit

Odcinek czasu O1	Odcinek czasu O2	Wartość średnia, dodatkowa bitowa rozdzielczość $rres_B$
0 LSB	0 LSB	0 LSB
0 LSB	1 LSB	½ LSB
1 LSB	0 LSB	½ LSB
1 LSB	1 LSB	1 LSB

Zastosowanie metody rozszerzającej rozdzielczość sygnału PWM wiąże się z tętnieniami amplitudy sygnału wyjściowego [4, 5]. W celu ich zminimalizowania należy dobrać właściwe wzorce wypełnienia dodatkowych odcinków czasu (co pokazano także w tabeli 2 dla przypadku pięciokrotnego zwiększenia rozdzielczości układu). Wprowadzenie dodatkowych odcinków czasu wymaga odpowiednio szybkiej zmiany stanu rejestrów sterujących układem PWM w mikrokontrolerze. Zbyt duże opóźnienie wykonywania zmiany wypełnienia może wprowadzać błędy w sterowaniu układem. W przypadku gdy czas potrzebny na zmianę wypełnienia przekracza czas trwania jednego okresu sygnału metoda ta nie może być zastosowana. Z powyższego faktu wynika ograniczenie zastosowania zmodyfikowanego algorytmu sterowania.



Rys. 1. Przykładowy przebieg sygnału PWM o rozdzielczości o rozszerzonej jeden bit

Zastosowanie opisywanej techniki rozszerzającej rozdzielczość sygnału PWM wiąże się z wystąpieniem efektu wahania się amplitudy sygnału wyjściowego. Algorytm ten wymaga dobrania odpowiedniego wzorca zmiany wypełnienia kolejnych okresów przebiegu. Najgorszy przypadek wzorca zachodzi w momencie, gdy odległość pomiędzy okresami z wypełnieniem 1 LSB, a okresem z wypełnieniem 0 LSB jest jak największa, przykładowo dla wzorca 2-bitowego: 1 LSB, 0 LSB, 0 LSB, 0 LSB. Wzorec dla algorytmu rozszerzającego rozdzielczość o 3-bity zapewniający najmniejsze wahanie amplitudy sygnału przedstawiono w nocy aplikacyjnej [9].

Rozszerzenie rozdzielczości układu PWM wymaga zmiany wypełnienia sygnału z częstotliwością równą bazowej częstotliwości generowanego sygnału PWM. Wykorzystanie układu sterującego w postaci mikrokontrolera wymaga odpowiednio szybkiej zmiany zawartości rejestrów modułu PWM. Zbyt duże opóźnienie wykonywania operacji zmiany wypełnienia może wprowadzać błędy w sterowaniu układem. W przypadku, gdy czas potrzebny na zmianę wypełnienia, przekracza czas trwania jednego okresu sygnału metoda ta nie może zostać wykorzystana. Omawiana technika pozwala również zwiększyć rozdzielczość układu o wartość nie będącą potęgą liczby 2.

Parametry przykładowego układu wykorzystującego technikę zmiennego wypełnienia sygnału PWM:

- częstotliwość taktowania układu 16 MHz,
- częstotliwość sygnału PWM 160 kHz,
- bazowy krok zmiany wypełnienia 1%,
- rozszerzony krok zmiany wypełnienia 0,2%,
- ilość okresów sygnału $N = 5$.

Do uzyskania wypełnienia nie będącego krotnością bazowego kroku zmiany wypełnienia należy wykorzystać tabelę opisującą rozkład wypełnienia kolejnych okresów cyklu sygnału PWM. W tabeli 2 przedstawiono rozkład dla powyższego przykładu. Użycie opisywanego algorytmu pozwala osiągnąć znacznie większą częstotliwość nośną sygnału PWM. W tabeli 2 oznaczenia O1..O5 są analogiczne jak na rysunku 1 (dodatkowe odcinki czasu w kolejnych impulsach).

Tabela 2

Rozkład wypełnienia okresów sygnału PWM dla 5-krotnego zwiększenia rozdzielczości układu

Wartość średnia wypełnienia	O1	O2	O3	O4	O5
1,0 %	0	0	0	0	0
1,2 %	0	0	1	0	0
1,4 %	0	1	0	1	0
1,6 %	1	0	1	0	1
1,8 %	1	1	0	1	1
2,0 %	1	1	1	1	1

Weryfikacja praktyczna algorytmu

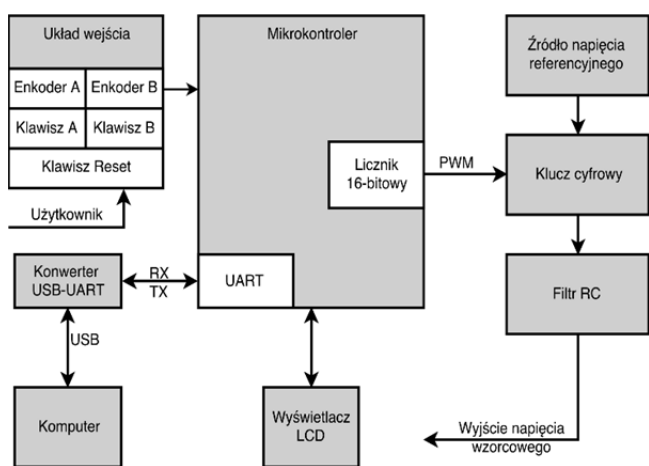
W celu weryfikacji praktycznej opisanego algorytmu wykonano prototyp programowalnego cyfrowego źródła napięcia, który w sposób blokowy pokazano na rysunku 2. Urządzenie zostało zbudowane w oparciu o platformę Arduino UNO wyposażoną w mikrokontroler typu ATmega328P [10]. Mikrokontrolery AVR posiadają w swojej strukturze układy liczników, które mogą zostać wykorzystane do sprzętowej generacji sygnału PWM. Konfiguracja liczników odbywa się w sposób programowy i polega na wpisaniu do wyspecjalizowanych rejestrów mikrokontrolera odpowiednich wartości. Zastosowany mikrokontroler ATmega328P posiada łącznie trzy liczniki: dwa 8-bitowe (TC0, TC2) oraz jeden 16-bitowy (TC1).

Licznik 16-bitowy, wykorzystany do generacji sygnału PWM, posiada, poza rejestrami konfiguracyjnymi, cztery główne rejestry 16-bitowe:

- TCNT1 - przechowuje liczbę zliczonych impulsów (właściwy licznik),
- OCR1A - przechowuje wartość, która jest nieustannie porównywana z wartością rejestru TCNT1, wykorzystywany do generacji sygnału na wyprowadzeniu OC1A, w trybie PWM zawartość tego rejestru wpływa bezpośrednio na wypełnienie sygnału,
- OCR1B - przechowuje wartość, która jest nieustannie porównywana z wartością rejestru TCNT1, wykorzystywany do generacji sygnału na wyprowadzeniu OC1B, w trybie PWM zawartość tego rejestru wpływa bezpośrednio na wypełnienie sygnału
- ICR1 - w trybie fast PWM wykorzystywany do modyfikacji okresu sygnału.

Licznik TC1 mikrokontrolera ATmega328P udostępnia 15 trybów pracy. Szczegółowa specyfikacja wraz z opisem trybów pracy została przedstawiona w dokumentacji mikrokontrolera [11]. Bity konfiguracji trybu pracy licznika zawarte są w rejestrach TCCR1A oraz TCCR1B.

Prototyp urządzenia wykorzystuje układ klucza w postaci komplementarnej pary tranzystorów MOSFET umieszczonych w układzie SI4505DY przełączającego pomiędzy źródłem napięcia referencyjnego MAX6250 oraz masą układu.



Rys. 2. Schemat blokowy zaprojektowanego układu

Autorskie oprogramowanie pozwala użytkownikowi na konfigurację pracy układu PWM, zmianę i przetestowanie wszystkich parametrów algorytmu, poprzez podłączone do układu enkodery wraz z przyciskami umożliwiające płynne i wygodne nastawianie parametrów w szerokim zakresie. Parametry pracy źródła napięcia wyświetlane są na ekranie LCD. Całością oprogramowania można sterować z poziomu menu urządzenia pokazanego na rysunku 3.

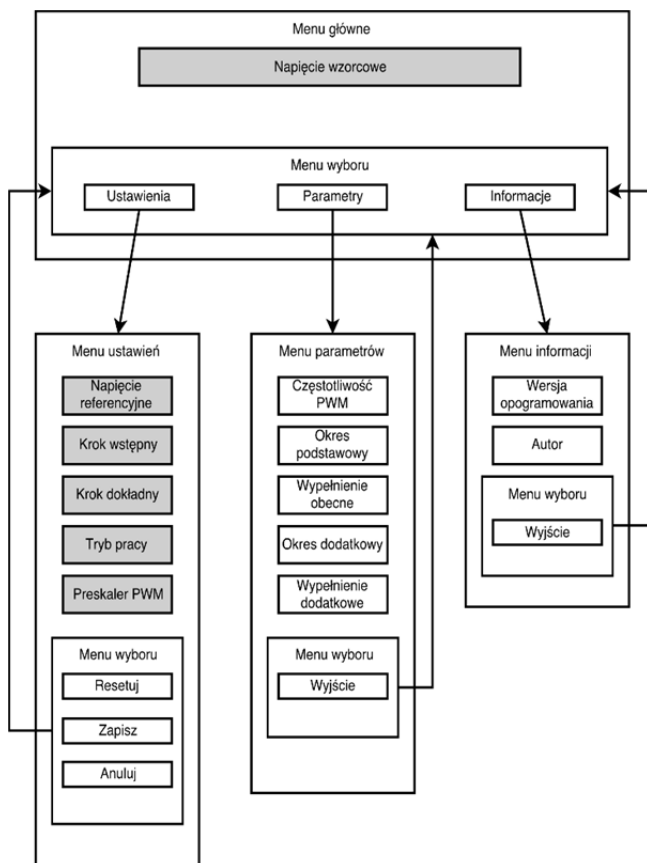
Praca układu PWM umieszczonego wewnątrz struktury mikrokontrolera AVR ATmega328P jest konfigurowana za pomocą zawartości wyspecjalizowanych rejestrów [11]. Głównymi rejestrami układu PWM są rejestry TCNT oraz OCRx, które wpływają bezpośrednio na rozdzielczość oraz wypełnienie generowanego sygnału PWM. Wartość wypełnienia kolejnego okresu jest obliczana w chwili przejścia sygnału ze stanu nieaktywnego do aktywnego podczas obsługi przerwania z licznika mikrokontrolera. Obliczone wartości pozwalają na uzyskanie zmian napięcia wyjściowego układu PWM pracującego w zakresie napięć od napięcia V_{GND} do napięcia V_{CC} z krokiem równym V_{STEP} wykorzystującym opisywany algorytm rozszerzający rozdzielczość res_B układu PWM n -krotnie. Sposób obliczania wartości słowa cyfrowego wpisywanego do rejestrów TCNT oraz OCRx określają zależności (8) i (9):

$$(8) \quad TCNT = \frac{V_{cc}}{n \cdot V_{STEP}} - 1,$$

$$(9) \quad OCRx = \frac{V_{OUT} \cdot (TCNT + 1)}{V_{cc}} - 1.$$

Podczas realizacji algorytmu należy także uwzględnić liczbę okresów o zwiększonym wypełnieniu E , która uzależniona jest od wartości rejestru TCNT dla danego napięcia wyjściowego V_{OUT} i została określona wzorem (10):

$$(10) \quad E = \frac{V_{OUT}}{V_{STEP}} \bmod (TCNT + 1).$$



Rys. 3. Schemat menu urządzenia

Sposób generowania przebiegu PWM dla wypełnienia d_{PWM} układu o bitowej rozdzielczości res_B rozszerzonego o rozdzielczość bitową $rres_B$ może zostać zrealizowany w następujących krokach:

1. Inicjacja układu PWM, ustalenie zawartości rejestrów TCNT i OCRx według wzorów (8) i (9).
2. Inicjacja zmiennych: $Temp$ – zmienna pomocnicza, D – zmienna określająca wypełnienie, N – zmienna przechowująca ilość okresów składających się na jeden cykl sygnału PWM o rozszerzonej rozdzielczości, E – zmienna określająca liczbę okresów o zwiększonym wypełnieniu wyznaczona na podstawie wzoru (10).
3. Podczas obsługi przerwania z układu PWM dodanie wartości zmiennej E do zmiennej $Temp$.
4. Wykonanie operacji dzielenia całkowitego zmiennej $Temp$ przez zmienną N , przypisanie wartości zmiennej D zwiększonej o wynik poprzedniej operacji i skopiowanie jej do rejestru OCRx.
5. Wykonanie operacji dzielenia zmiennej $Temp$ przez zmienną E , wpis wyniku do zmiennej $Temp$.
6. Ponowne wykonanie operacji zaczynając od punktu 2.

Zastosowanie powyższego algorytmu nie rozwiązuje całkowicie problemu wahań się napięcia, jednakże rozwiązanie to pozwala na uzyskanie układu o konfigurowalnych parametrach. Inne rozwiązanie przewiduje umieszczenie tablic zawierających wzór rozkładów okresów sygnału o zwiększonym wypełnieniu. Dużą wadą takiego postępowania jest zużycie znacznej ilości pamięci mikrokontrolera. Zastosowanie powyższego rozwiązania pozwala uzyskać bardziej elastyczny układ o modyfikowalnych parametrach pracy. Kod zawarty w obsłudze przerwania musi być zoptymalizowany by czas jego wykonywania nie przekroczył czasu trwania okresu sygnału PWM. W przypadku, gdy czas ten będzie zbyt długi część okresów sygnału może być nieprawidłowa (istnieje ryzyko wystąpienia zbyt wielu okresów o zwiększonym, jak i zmniejszonym wypełnieniu). Zastosowanie podwójnego buforowania rejestru OCR1A powoduje, że wartość umieszczana w rejestrze OCR1A jest faktycznie aktualizowana dopiero w chwili przepełnienia się licznika. Maksymalny czas obsługi przerwania zależy od częstotliwości pracy układu PWM.

Wnioski

W wyniku przeprowadzonych prac potwierdzono możliwości oraz skuteczność zaproponowanego algorytmu. Możliwe jest uzyskanie dużej rozdzielczości regulacji amplitudy sygnału wyjściowego PWM przy stosunkowo małej częstotliwości taktowania układu PWM. Nie jest wymagana duża rozdzielczość licznika w mikrokontrolerze do uzyskania sygnału wyjściowego o dużej rozdzielczości. Jednocześnie duża częstotliwość sygnału wyjściowego umożliwia łatwiejsze odfiltrowanie podstawowej harmonicznej. Kolejnym etapem będą prace polegające na skutecznym odfiltrowaniu napięcia stałego na wyjściu i zastosowaniu odpowiedniego wtórника napięciowego.

Autorzy: dr inż. Ryszard Bogacz, Politechnika Śląska, Katedra Metrologii, Elektroniki i Automatyki, ul. Akademicka 10, 44-100 Gliwice E-mail: ryszard.bogacz@polsl.pl.

LITERATURA

- [1] Serdijn W. A.: Analog integrated circuit design ET4252 DC sources and references translinear circuits, (2008)
- [2] Li W., Yao R., Guo L.: A low power CMOS bangap voltage reference with enhanced power supply rejection, *IEEE Xplore*, (2009)
- [3] Razavi B.: Design of Analog CMOS Integrated Circuits, McGRAW-Hill, (2000)
- [4] Tomasik M., Lis S., Korenko M.: Modulacja szerokości impulsu PWM w sterowaniu automatycznym, *Przegląd Elektrotechniczny*, 93 (2017), 12
- [5] Wojtkowski W.: Programowe generatory PWM do wielokanałowej regulacji jasności świecenia LED mocy, *Przegląd Elektrotechniczny*, 90 (2014), 3
- [6] Neamark N.: The DAC resolution enhancement for DC applications by using multiple PWMs on ATmega328, *Proceedings of 105th The IIER International Conference*, (2017)
- [7] Koutroulis E., Dollas A., Kalaitzakis K.: High-frequency pulse width modulation implementation using FPGA and CPLD ICs, *Journal of Systems Architecture*, (2006)
- [8] Drózd M., Bogacz R., Drózd Ł.: Programowalne źródło napięcia stałego o podwyższonej rozdzielczości, *XII Konferencja Systemy Pomiarowe w Badaniach Naukowych i w Przemśle, SP'2018*, Łągow, (2018)
- [9] http://www.st.com/content/ccc/resource/technical/document/application_note/7e/17/df/9e/5d/04/4b/72/DM00119042.pdf/files/DM00119042.pdf/jcr:content/translations/en.DM00119042.pdf
- [10] <https://www.arduino.cc/en/uploads/Main/arduino-uno-schematic.pdf>
- [11] <http://www.atmel.com/images/doc8161.pdf>