

ALFINE-TIM

Zastosowanie procesorów Analog Devices SHARC[®] oraz Blackfin[®] w energoelektronice

Wprowadzenie

Procesory sygnałowe rodziny SHARC oraz procesory rodziny Blackfin produkowane przez amerykańską firmę Analog Devices Inc. wniosły nową jakość w algorytmy sterowania urządzeniami i procesami, tak w odniesieniu do przemysłu, jak i urządzeń tzw. gospodarstwa domowego, podnosząc np. ich funkcjonalność i niezawodność działania. Wprowadzone na rynek w połowie lat 90-tych ubiegłego stulecia procesory SHARC 1-generacji dedykowane były głównie wysokiej jakości aplikacjom audio. Z kolei pola zastosowań procesorów rodziny Blackfin to: średniej-wysokiej jakości aplikacje video i audio, telekomunikacja oraz systemy wymiany danych. Oba typy układów dedykowane są również zastosowaniom w energoelektronice. Układy te posiadają, rozbudowaną funkcjonalnie, architekturę typu HARVARD. W przypadku procesorów SHARC 2-, 3- i 4-generacji oraz Blackfin jest to również architektura typu SIMD (Single-Instruction Multiple-Data), posługująca się dwoma kompletami jednostek matematycznych.

Procesory Blackfin – zaprojektowane przez Analog Devices wspólnie z firmą Intel – łączą w sobie skutecznie architekturę mikrokontrolera oraz procesora sygnałowego. Lista rozkazów procesorów Blackfin posługuje się rozkazami o strukturze zbliżonej do oferowanej przez procesory typu RISC.

Jednostki matematyczne na strukturze procesorów SHARC posługują się 40-bitową arytmetyką typu floating-point (z możliwością ograniczenia reprezentacji danych do 32- lub 16-bitów, co zapewnia lepsze gospodarowanie pamięcią wewnętrzną SRAM – programu i danych) i 32-bitową typu fixed-point oraz fractional. Procesory Blackfin realizują operacje arytmetyczne w 8-, 16- i 32-bitowym zapisie całkowitoliczbowym oraz 16- i 32-bitowym typu fractional. Dzięki znacznej wartości częstotliwości taktowania rdzeni procesorów, wynoszącej odpowiednio do 450 i do 600 MHz, procesory te odznaczają się dużą mocą obliczeniową sięgającą odpowiednio 2700 MFLOPs i 1200 MMACs. Rodzina Blackfin zawiera również procesory dwurdzeniowe o wydajności 2000 MMACs. Obie rodziny układów, a szczególnie rodzina Blackfin, są od lat intensywnie rozwijane i z powodzeniem konkurują na światowych rynkach z rozwiązaniami oferowanymi przez inne firmy – głównie Texas Instruments.

Celem niniejszego artykułu jest przybliżenie czytelnikowi aspektu użycia procesorów SHARC i Blackfin w nowoczesnych układach przemysłowych, związanych głównie z energoelektroniką.

Architektura procesorów SHARC oraz Blackfin

Z uwagi na możliwości aplikacji w układach energoelektronicznych dalsza część artykułu odniesiona jest do procesorów SHARC 3-generacji podrodzin ADSP-2136X i ADSP-2137X, SHARC 4-generacji (ADSP-214XX) oraz wybranych układów rodziny Blackfin.

W skład architektury procesorów wchodzi, oprócz rdzenia (jednostki centralnej), bloku pamięci SRAM danych i programu (ew. pamięci programu typu FLASH – procesory

Blackfin), szereg bloków dodatkowych. Są to wyspecjalizowane układy realizujące:

- funkcje sprzętowej implementacji filtrów cyfrowych IIR i FIR oraz algorytmu FFT (ADSP-214XX) – w blokach dedykowanych akceleratorów,
- zaawansowane funkcje przetwarzania sygnałów, np. moduł repróbkiowania sygnałów (ASRC) na strukturze proc. SHARC lub Vision Processor i Pixel Composer na strukturze procesorów służące obróbce sygnału video,
- generację sygnałów o specyficznych parametrach – np. bloki PCG (Precision Clock Generator) na strukturach proc. SHARC są generatorami sygnałów o bardzo małej wartości parametru *jitter*, co umożliwia zastosowanie ich do sterowania pracą (wyzwalania) szybkich, wysokorozdzielczych przetworników A/C,
- funkcje komunikacji rdzenia procesora z otoczeniem – w postaci interfejsów szeregowych synchronicznych (SPORT, SPI, TWI-I2C, link-port) i asynchronicznych (UART), a w przypadku procesorów Blackfin również interfejsów USB (USB HS OTG), CAN, 10/100 Ethernet MAC, RSI (Removable Storage Interface) – umożliwiające dołączenie kart typu FLASH (MMC, Secure Digital, CE-ATA), twardego dysku (interfejs ATAPI), klawiatury, wyświetlacza LCD oraz innych mediów,
- funkcje zabezpieczenia zawartości pamięci (kodów) przed nieuprawnionym dostępem (dot. wybranych procesorów Blackfin) – w oparciu o technologię kodowana danych Lockbox™ Secure Technology,
- funkcje przetwarzania analogowo-cyfrowego sygnałów przez precyzyjne przetworniki A/C (Audio Codecs) – dostępne w wybranych podtypach procesorów Blackfin,
- funkcje sterowania mocą pobieraną przez procesor ze źródła zasilania – w przypadku wybranych podtypów procesorów Blackfin,
- funkcje pozostałe – realizowane przez: PPI-Parallel Port Interface, RTC - Real-Time Clock, WDT - Watchdog Timer, uniwersalne układy czasowe-timery,
- interfejs JTAG – wykorzystywany na etapie uruchamiania algorytmu, i umożliwiający komunikację z procesorem, poprzez sondę emulacyjną, środowiska uruchomieniowego (np. VisualDSP++) zainstalowanego na komputerze zewnętrznym.

Blokiem, który pozwala na zastosowanie tych procesorów w energoelektronice – poprzez możliwość bezpośredniego sterowania zaworami przekształtników skonfigurowanych pół- lub pełnomostkowo – jest generator sygnałów MSI. Jest on zrealizowany całkowicie cyfrowo.

Blok generatora sygnałów MSI

Blok generatora MSI – w zależności od typu procesora – może składać się z kilku niezależnych jednostek (Tabela 1 i Tabela 2). Umożliwia on sterowanie przez jeden procesor wieloma gałęziami przekształtników energoelektronicznych – np. dwoma falownikami 3-fazowymi.

Tabela 1. Generator sygnałów MSI na strukturze proc. SHARC

częstotliwości nośnej (PWM_FREQ) – parametr PWM_DIV, czasu martwego (PWM_DT) – parametr DT_DIV,
 – programuje aktywny poziom logiczny załączający zawór – parametr PWM_POL,
 – w ramach funkcji *main()* inicjalizuje rejestry sterujące pracą jednostki nr 0 (pozostałe jednostki są wyłączone),
 – aktywuje funkcję systemową *interrupt()* przerwania od tej jednostki (przy czym flaga przerwania od jednostki nr 0 „rzutowana” jest na flagę przerwania od portu SPI, gdyż sam blok MSI nie dysponuje indywidualnymi wektorami przerwania).

W końcowym fragmencie funkcji *main()* umieszczono

Bit	Name	Description
0	PWM_ALIGN	Align Mode. 0 = Edge-aligned. The PWM waveform is left-justified in the period window. 1 = Center-aligned. The PWM waveform is symmetrical.
1	PWM_PAIR	Pair Mode. 0 = Non-paired mode. The PWM generates independent signals (e.g xH, xL) 1 = Paired mode. The PWM generates the complementary signal from the high side output (xL-/xH).
2	PWM_UPDATE	Update Mode. 0 = Single update mode. The duty cycle values are programmable only once per PWM period. The resulting PWM patterns are symmetrical about the mid-point of the PWM period. 1 = Double update mode. A second update of the PWM registers is implemented at the mid-point of the PWM period. Note PWM_UPDATE mode has only effect for center aligned mode (PWM_ALIGN=1)
4-3	Reserved	
5	PWM_IRQEN	Enable PWM Interrupts. 0 = Interrupts not enabled 1 = Interrupts enabled
15-6	Reserved	

bit PWM_ALIGN - wybór trybu modulacji:
 0 - jednostronna (edge-aligned mode)
 1 - dwustronna (center-aligned mode)

bit PWM_PAIR - wybór konfiguracji kanałów:
 0 - sygnały w poszczególnych kanałach mają niezależnie nastawianą wartość wypełnienia impulsu
 1 - sygnały skonfigurowane są w pary - szerokości impulsów są parami wzajemnie komplementarne

bit PWM_UPDATE:
 0 - szerokość impulsu modyfikowana jest na początku cyklu MSI
 1 - szerokość impulsu modyfikowana jest na początku i pośrodku cyklu MSI

bit PWM_IRQEN:
 0 - przerwania od jednostki MSI wyłączone
 1 - przerwania od jednostki MSI aktywne

Rys. 2. Proc. SHARC – struktura rejestru PWMCTL0/1/2/3 konfiguracji jednostki MSI

```

/*
 * skeleton_main.c Rev. 1.20
 * Evaluation Board: ALS-G3-1369
 * ALFINE-TIM, 03.2014
 */

#include <21369.h>
#include <def21369.h>
#include <Cdef21369.h>
#include <signal.h>
#include <math.h>
#include <sr21369.h>

void PWM_isr(int signal); //PWM interrupt service routine

//System CLOCKS
#define CORE_CLK_FREQ 360e6 //Core Clock freq. [Hz]

//PWM Generator init. values
#define PWM_MODE 0x23 //Center-Aligned, Paired Mode, Single Update Mode,
//PWM IRQ Enabled, PWM signals active LOW
#define PWM_FREQ 10e3 //PWM Carrier freq. [Hz]
#define PWM_DIV (int)(CORE_FREQ/(4*PWM_FREQ)) //Divisor for PWM in SINGLE_UPDATE Mode
#define PWM_DT 3.5 //Dead time value [us]
#define DT_DIV (int)(1e-6*PWM_DT*CORE_FREQ/4) //Dead time divider
#define PWM_POL active_levels //set active levels of PWM signals (0 or 1)

volatile int data=0; //User data

main()
{
 *pPWMPERIOD0=PWM_DIV;
 *pPWMDT=PWM_DT;
 *pPWMPOL0=PWM_POL;
 *pPWMGCTL=PWM_EN0|PWM_DIS1|PWM_DIS2|PWM_DIS3|\
 PWM_SYNCEN0|PWM_SYNCDIS1|PWM_SYNCDIS2|PWM_SYNCDIS3; //Enable synchronisation
 // of PWM No 0 Unit

 interrupt(SIG_SPIL, PWM_isr); //Enable low priority PWM interrupt (SPI IVT)

 while(1) //infinite loop
 {
 idle(); //put DSP core in idle state for energy conservation
 }
}

void PWM_isr(int signal)
{
 *pPWMGSTAT = PWM_STAT0; //Write into PWMGSTAT to reset PWM_INT bit !

 //Place USER code here
 *pPWMA0=data; //modification of PWM duty cycle channel A
 *pPWMB0=-data; //modification of PWM duty cycle channel B
}

```

Rys. 3. Kod w j. C inicjalizujący pracę jednostki MSI na strukturze proc. ADSP-21369

pętlę „infinite loop”. W ramach funkcji obsługi przerwania *PWM_isr()* następuje: resetowanie flagi przerwania – poprzez rejestr PWMGSTAT, modyfikacja szerokości impulsów w kanałach AH/AL i BH/BL jednostki – poprzez rejestry PWMA0 i PWMB0.

Falowniki SINVERTER

Jednym z licznych przykładów aplikacji procesorów sygnałowych SHARC w energoelektronice są falowniki rodziny SINVERTER [3]. Pola ich zastosowań to głównie elektryczne układy napędowe i silnopiędowe generatory przebiegów referencyjnych. Realizują one koncepcję sterowanego źródła napięcia, którego przebieg wyjściowy odwzorowuje przebieg sterujący. Wyposażone są w m.in. filtr wyjściowy LC, minimalizujący amplitudę składowej nośnej modulacji impulsowej w napięciu wyjściowym (na odbiorniku).

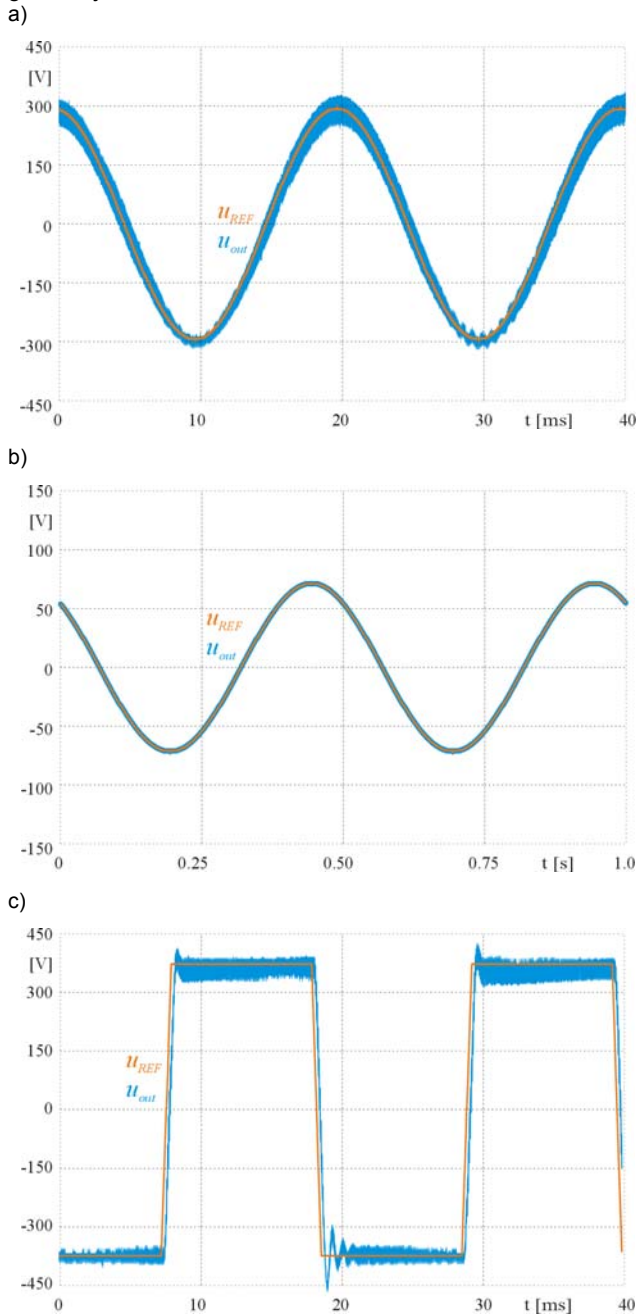
Część silnopiędowa falownika pracuje w pętli ujemnego, napięciowego sprzężenia zwrotnego, stabilizującego kształt przebiegu wyjściowego – niezależnie od wahań napięcia zasilania lub zmian parametrów odbiornika (rys. 4). Zastosowanie przekształtników SINVERTER w układach napędowych niesie szereg istotnych korzyści ekonomicznych oraz eksploatacyjnych. Zapewniają one bowiem:

- praktycznie sinusoidalne, regulowane napięcie wyjściowe, a tym samym wzrost sprawności energetycznej silnika,
- możliwość zastosowania w układzie napędowym standardowego silnika indukcyjnego; zasilanie maszyny elektrycznej z klasycznego falownika prowadzi do szeregu niekorzystnych zjawisk, jak: przepływ prądu łożyskowego (elektroerozja łożysk), przepięcia, błędne działanie zabezpieczeń układu napędowego,
- praktyczną eliminację zaburzeń elektro-magnetycznych emitowanych przez przekształtnik,
- redukcję wibracji oraz hałasu wytwarzanych przez silnik co daje wzrost trwałości mechanicznej napędu.

W przypadku, gdy strategia sterowania maszyną elektryczną wymaga algorytmu indywidualnego, staje się on nadrzędnym w stosunku do algorytmu wewnętrznego – zaimplementowanego przez producenta – służącego bezpośrednio sterowaniu częścią silnopiędową układu.

Obecnie trwają prace nad drugą generacją falowników SINVERTER (SINVERTER II), w

których zastosowany został procesor sygnałowy SHARC 4-generacji.



Rys. 4. Przykładowe przebiegi napięcia wyjściowego u_{out} falownika SINVERTER (kol. niebieski) dla różnych sygnałów referencyjnych u_{REF} (kol. pomarańczowy): a) sinusoidalnie zmiennego (50 Hz), b) sinusoidalnie zmiennego (2 Hz) i c) trapezoidalnego (47 Hz)

Narzędzia wsparcia aplikacji procesorów SHARC i Blackfin

Z uwagi na duży stopień złożoności architektury nowoczesnych procesorów i procesorów sygnałowych oraz stopień złożoności algorytmów sterowania (przetwarzania danych) w czasie rzeczywistym, Analog Devices wspiera inżynierów-projektantów, oferując gotowe narzędzia programowe oraz ukierunkowane aplikacyjnie platformy sprzętowe z procesorami SHARC i Blackfin. Wsparcie to realizowane jest

wielotorowo. Odbywa się ono również w oparciu o propozycje gotowych rozwiązań łańcuchów sygnałowych (*signal-chain*) m.in. układów energoelektronicznych, które dostępne są na stronie WWW. Upraszczają one proces doboru komponentów pod aplikację. Na rys. 5 pokazano przykład takiego łańcucha sygnałowego dla realizacji elektrycznego układu napędowego.

Ponadto Analog Devices – poprzez swój Program Akademicki (*University Program*) – wspiera działalność instytucji typu non-profit (głównie uczelni), oferując możliwość zakupu ze znacznym upustem zestawów (EVAL BOARD) oraz narzędzi uruchomieniowych dla procesorów i procesorów sygnałowych. Analog Devices udostępnia również tzw. wersje testowe software (TEST DRIVE) – funkcjonalnie ograniczone czasowo – swoich środowisk uruchomieniowych DSP – CrossCore® Embedded Studio i VisualDSP++®. W działalność tą wplata się aktywność rynkowa ALFINE-TIM [5], będącej od roku 1993 oficjalnym przedstawicielem Analog Devices Inc. w Polsce. Firma ta oferuje własne rozwiązania przemysłowych układów pomiarowych i sterowania (w tym dla zastosowań w energoelektronice) w postaci m.in. systemów uruchomieniowych DSP. Przykład jednego z nich pokazano na rys. 6.

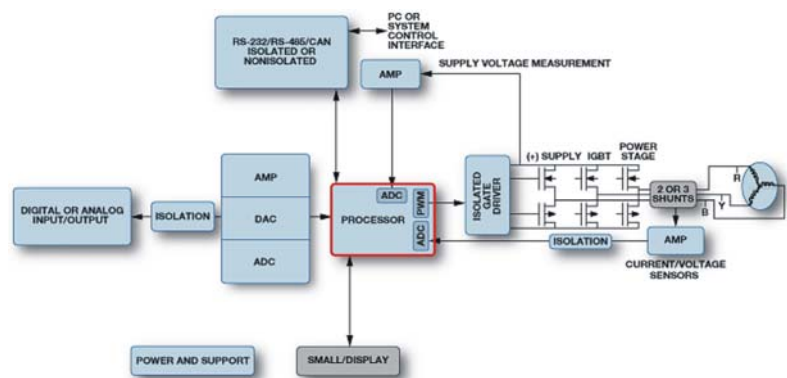
W odniesieniu do części wykonawczej (silnoprądowej) układu energoelektronicznego oferta zawiera falowniki rodziny LABINVERTER do zastosowań specjalnych – naukowo-badawczych i dydaktycznych. Pokazany na rysunku zestaw typu ALS-G3-1369 z procesorem SHARC typu ADSP-21369 przeznaczony jest do bezpośredniej współpracy z tymi przekształtnikami.

Firma ALFINE-TIM uruchomiła własny program wypożyczeń szerokiego asortymentu zestawów ewaluacyjnych (rozwojowych) [6] związanych z komponentami produkcji Analog Devices Inc. Czasokres wypożyczenia zestawu wynosi – w zależności od jego typu – od 4 do 8 tygodni. Program daje Użytkownikowi możliwość podjęcia świadomej decyzji o jego ew. zakupie.

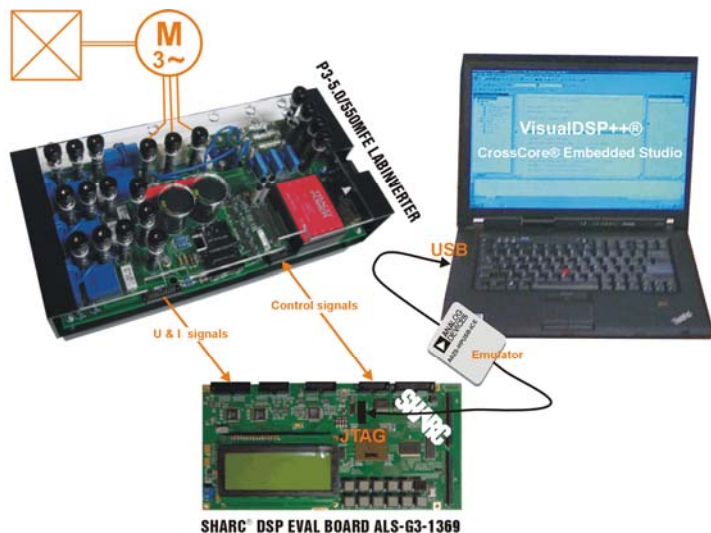
Do ważnych, w sensie przynoszonych efektów, narzędzi wsparcia inżynierów-projektantów zaliczają się również organizowane przez Analog Devices i ALFINE-TIM szkolenia-seminaria. Mają one charakter ogólnotechniczny lub wysoko wyspecjalizowany i są poświęcone głównie różnym aspektom zastosowań techniki DSP oraz układów pochodnych.

Podsumowanie

Wysoki stopień złożoności architektury nowoczesnych systemów mikroprocesorowych (mikrokontrolerów) oraz stopień komplikacji realizowanych przez nie algorytmów powoduje, że niezbędne jest merytoryczne wsparcie inżynierów-projektantów przez producentów tych układów oraz firmy współpracujące (*third-party*).



Rys. 5. Łańcuch sygnałowy elektrycznego układu napędowego



Rys. 6. Narzędzia uruchomieniowe dedykowane aplikacjom DSP – w tym w energoelektronice

Wsparcie to realizowane jest poprzez takie działania, jak: dostarczanie projektantom gotowych rozwiązań systemów elektronicznych (energoelektronicznych), udostępnianie różnorodnych narzędzi uruchomieniowych – w tym DSP, udostępnianie narzędzi do symulacji pracy takich systemów oraz organizację szkoleń w zakresie aplikacji produkowanych przez siebie komponentów.

Do układów procesorowych o znacznej złożoności funkcjonalnej należą, zaprezentowane w aspekcie ich aplikacji w energoelektronice, procesory rodzin SHARC oraz Blackfin Analog Devices Inc. Firma ta – obok Texas

Instruments – zalicza się do ścisłego grona globalnych liderów w zakresie produkcji zaawansowanych układów mikroelektronicznych. Wsparcie procesu aplikacji tych podzespołów pozwala na skrócenie cyklu projektowego urządzeń z ich zastosowaniem, a co za tym idzie, zwiększa ich konkurencyjność rynkową oraz podnosi stopień niezawodności działania.

LITERATURA

- [1] Gwóźdź M., Porada R., Compensate for Loading Effects on Power Lines with a DSP-Controlled Active Shunt Filter, *Analog Dialogue*, Analog Devices Inc., Vol. 33, No 9 (1999), <http://www.analog.com/library/analogDialogue/archives/33-09/filter/index.html>
- [2] Gwóźdź M., Porada R., DSP Controlled Generator of Spatial Magnetic Field for Magnetotherapy, *Przegląd Elektrotechniczny*, No 10 (2007), 94-98
- [3] Falownik SINVERTER II, Nota techniczna - wstępna, ALFINE-TIM, Tarnowo Podgórze, 2014
- [4] Strona WWW firmy Analog Devices Inc.: <http://www.analog.com/en/processors-dsp/products/index.html>
- [5] Strona WWW firmy ALFINE-TIM Sp.j.: <http://analog.alfine.pl/oferta/produkty-alfine/systemy-uruchomieniowe>
- [6] Strona WWW firmy ALFINE-TIM Sp.j.: <http://analog.alfine.pl/oferta/uzyczenia>

Autor: Michał Gwóźdź, Analog Devices DSP Field Application Eng.
ALFINE-TIM • ul. Poznańska 30-32 • 62-080 Tarnowo Podgórze
tel.: (61) 89 66 934, 89 66 936 • fax: (61) 81 64 414
e-mail: analog@alfine.pl • <http://analog.alfine.pl>