

Programowe generatory PWM do wielokanałowej regulacji jasności świecenia LED mocy

Streszczenie. W artykule prezentowane jest rozwiązanie wielokanałowego generatora PWM, zrealizowanego na drodze programowej, przeznaczonego do niezależnego sterowania wielu diod lub zestawów LED. Prezentowane rozwiązanie charakteryzuje się wyjątkowo niską ceną i w związku z tym wydaje się bardzo atrakcyjne. Omówiona jest zasada działania proponowanego generatora oraz przedstawiono porównanie z rozwiązaniami sprzętowymi.

Abstract. Multichannel PWM generator for control of LED brightness, realized in software, is presented in the article. Proposed solution is cheap and easy to implement so seems to be attractive. Some other hardware methods of PWM generation are discussed in the paper. Proposed solution is described and compared to conventional hardware solutions. (**Software multichannel PWM generators for power LED brightness regulation**).

Keywords: LED brightness, PWM, FPGA, AVR.

Słowa kluczowe: jasność świecenia LED, PWM, FPGA, AVR.

doi:10.12915/pe.2014.03.61

Wstęp

Diody LED dużej mocy są coraz częściej wykorzystywane w celach oświetleniowych lub sygnalizacyjnych. W wielu zastosowaniach konieczna jest indywidualna regulacja jasności każdego z dostępnych kanałów. Obecnie produkowane są układy scalone umożliwiające sterowanie najczęściej od 8 do 16 kanałów sygnałami PWM. Analiza działania takich układów jest opisana w dostępnych publikacjach, m.in. [7, 8]. Są to układy małej mocy, więc do sterowania diodami LED dużej mocy potrzebne są dodatkowo bufony zwiększające prąd wyjściowy. Zastosowanie wielokanałowych układów dedykowanych implikuje potrzebę zastosowania mikrokontrolera sterującego poszczególnymi kanałami PWM poprzez magistralę szeregową np. I²C lub SPI. Sterowanie wielokanałowe PWM może być istotne z punktu widzenia efektywności energetycznej oświetlenia. Nie w każdej sytuacji cała moc instalacji oświetleniowej powinna być wykorzystywana, a ponadto czas stosowania oświetlenia może być regulowany, co prowadzi do oszczędności zużycia energii elektrycznej na potrzeby oświetlenia [9].

W artykule prezentowane jest rozwiązanie wielokanałowego generatora PWM, zrealizowanego na drodze programowej, przeznaczonego do niezależnego sterowania wielu zestawów LED mocy. Proponowane rozwiązanie wykorzystuje wyłącznie układ mikrokontrolera, w związku z tym jest tańsze od rozwiązania wykorzystującego mikrokontroler połączony z wielokanałowym dedykowanym sterownikiem LED. Prezentowane rozwiązanie charakteryzuje się wyjątkowo niską ceną i w związku z tym wydaje się bardzo atrakcyjne. Do sterowania jasnością świecenia diod LED nie są potrzebne częstotliwości wyższe niż kilkaset Hz. Dopuszczalna minimalna częstotliwość kluczowania zasilania diod LED jest podyktowana głównie zdolnością poszczególnych osób do rozróżniania migotania światła. Przyjmuje się, że powyżej częstotliwości 300 Hz migotanie nie jest już zauważalne przez nikogo [8]. Jest to stosunkowo niska częstotliwość i w związku z tym można wykorzystać tanie mikrokontrolery ośmiobitowe np. z rodziny AVR8, które będą w takich zastosowaniach wystarczające jeśli chodzi o moc obliczeniową. Programowy wielokanałowy generator PWM, zrealizowany na ośmiobitowym mikrokontrolerze AVR taktowanym z częstotliwością 16 MHz, może generować sygnał PWM o rozdzielczości 8 bitowej i wystarczającej częstotliwości do

celów oświetleniowych w ponad 20 niezależnych kanałach jednocześnie, co zostało potwierdzone w trakcie testów laboratoryjnych. Dla porównania proponowanego rozwiązania z generatorami sprzętowymi, zostały opisane wybrane sprzętowe metody realizacji modulatorów PWM, przydatne do sterowania jasnością świecenia diod LED. W artykule nie są analizowane układowe rozwiązania sterowania jasnością świecenia diod LED z elementami półprzewodnikowymi mocy pracującymi w stanie aktywnym. Przy dużych mocach zestawów LED sterowanie jasnością świecenia za pomocą półprzewodnikowych łączników pracujących dwustanowo, sterowanych sygnałem PWM, wydaje się rozwiązaniem bardziej ekonomicznym.

Zastosowanie układów FPGA

Do momentu pojawienia się w handlu przystępnych cenowo układów programowalnych, problemem było wykonanie cyfrowego modulatora PWM o zadowalających parametrach – dostatecznie wysokiej częstotliwości i wysokiej rozdzielczości. Klasyczne układy sterowania wykorzystujące technikę PWM były realizowane w technice analogowej. Budowa cyfrowych układów sterowania z elementów dyskretnych takich jak bramki, przerzutniki, liczniki, często współpracujące dodatkowo z obwodami R-C generującymi opóźnienia, prowadziła w konsekwencji do nadmiernie rozbudowanych i awaryjnych systemów. Systemy tego typu są dodatkowo wrażliwe na zmiany parametrów elementów biernych oraz są bardziej awaryjne z powodu komplikacji i dużej ilości połączeń.

Rozwój złożonych układów programowalnych FPGA dużej skali integracji oraz sukcesywne obniżanie ich ceny przyczyniły się do pojawienia się nowych obszarów zastosowań i stworzyły nowe możliwości. Szybkość aktualnie dostępnych układów FPGA umożliwia budowę cyfrowych układów sterowania pracujących z dostatecznie wysoką częstotliwością do większości zastosowań. W przypadku rozwiązań w pełni cyfrowych, kompletny regulator i modulator PWM są zintegrowane w jednym układzie scalonym. Uzyskuje się niezależność parametrów regulatora od zmian parametrów obwodu, większa jest odporność na zakłócenia, a układ sterowania może być miniatury i bardziej niezawodny. Przy systematycznie obniżanych cenach układów programowalnych, technika cyfrowa staje się tym bardziej atrakcyjna [1, 2, 3, 4]. Dzięki koncepcji projektowania z wykorzystaniem układów FPGA, stosunkowo szybko można uruchomić prototyp urządzenia lub małą serię produkcyjną. Po weryfikacji praktycznej

projektu można obniżyć koszt ewentualnej produkcji wielkoseryjnej zamawiając u producenta układów cyfrowych dużą serię układów ASIC (Application Specific Integrated Circuit) bazującą na wcześniej opracowanym i sprawdzonym projekcie FPGA. Przy małej serii produkcyjnej, bardziej atrakcyjne cenowo pozostają układy FPGA.

Oprogramowanie CAD przeznaczone do projektowania układów cyfrowych, wykorzystywane także do projektowania cyfrowych modulatorów PWM, najczęściej umożliwia wprowadzanie projektu w formie schematu połączeń elementarnych bloków logicznych, schematu blokowego lub w tekstowym języku opisu sprzętu np. VHDL lub Verilog. Algorytmy optymalizacji i minimalizacji wyrażeń logicznych zaimplementowane w dedykowanym oprogramowaniu są złożone i mają wysoką efektywność działania. Główną wadą projektów bazujących na FPGA jest nadal stosunkowo wysoka cena układu oraz montażu i wykonania wielowarstwowej płytki drukowanej (mikrokontrolery ośmiobitowe są znacznie tańsze i tańszy może być proces wykonania płytki PCB). Tam gdzie parametry mikrokontrolera są wystarczające, nie opłaca się stosować układów FPGA. Uzasadnione wykorzystanie FPGA związane z regulacją jasności świecenia diod LED ma miejsce w wielkoformatowych ekranach LED ponieważ wykorzystują one bardzo dużą liczbę kanałów oraz zapewniają zwrot inwestycji.

Modulatory PWM realizowane w układach cyfrowych

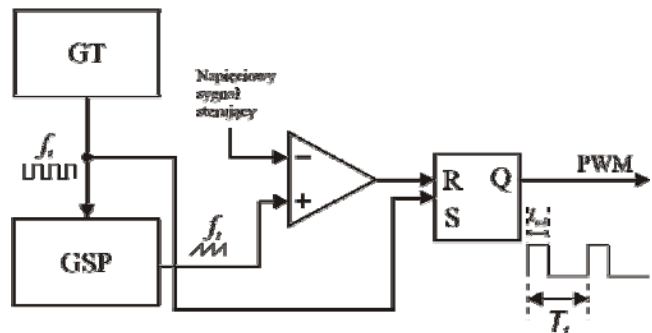
Najprostszą metodą generacji sygnału PWM w sposób cyfrowy jest metoda oparta o bezpośrednią cyfrową „emulację” układu analogowego PWM. Modulator analogowy (Rys. 1) składa się z generatora sygnału piłokształtnego GSP, generatora taktującego GT (pracującego z częstotliwością równą częstotliwości sygnału wyjściowego f_i), komparatora i opcjonalnie przerzutnika wyjściowego RS. Modulator cyfrowy, bazujący na koncepcji modulatora analogowego, został przedstawiony na rysunku 2. Odpowiednikiem generatora sygnału piłokształtnego używanego do konwersji napięcie – czas impulsu w układach cyfrowych jest tutaj licznik binarny LB taktowany generatorem taktującym GT. W tym przypadku częstotliwość taktowania f_h jest znacznie większa od częstotliwości wyjściowego sygnału PWM f_i . Różnica częstotliwości jest tym większa im wyższa jest wymagana rozdzielczość sygnału PWM. Wielobitowe słowo wyjściowe z licznika trafia do komparatora binarnego KB. Jest to układ kombinacyjny, wykrywający równość dwóch wielobitowych słów wejściowych. Na drugie wejście komparatora cyfrowego podawane jest słowo binarne z magistrali sterującej. Sygnał wyjściowy z komparatora binarnego trafia podobnie jak w analogowym generatorze PWM (rys. 1) do wejścia zerującego R przerzutnika wyjściowego RS (rys. 2).

W zależności od wartości podawanej przez magistralę sterującą, zmienia się czas potrzebny aby stan licznika zrównał się z wartością sterującą (co jest wykrywane przez komparator). Otrzymuje się w ten sposób konwersję wartości cyfrowej na czas impulsu. Stosunkowo dobra jest liniowość konwersji jednak przy tej metodzie generacji PWM wymagana jest wysoka częstotliwość taktująca f_h do uzyskania odpowiedniej częstotliwości f_i sygnału wyjściowego PWM, przy jednocześnie wysokiej rozdzielczości. Zakładając n – bitową rozdzielczość podziału okresu T_i modulatora PWM, wymaganą częstotliwość taktowania licznika modulatora określamy z zależności:

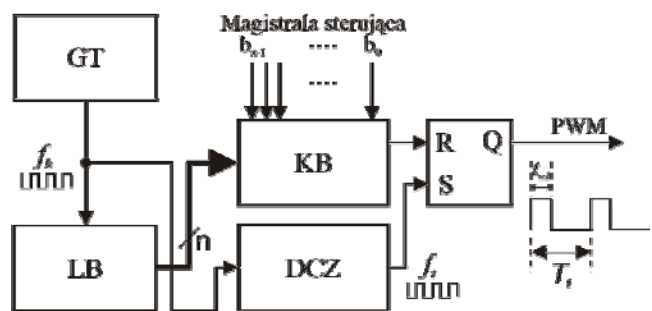
$$(1) \quad f_h = 2^n \cdot f_i$$

gdzie: n – rozdzielczość modulatora w bitach, f_h – częstotliwość taktowania licznika, f_i – częstotliwość sygnału wyjściowego PWM.

Przy wysokiej wymaganej częstotliwości f_i występuje problem z uzyskaniem w układzie sterowania wymaganej częstotliwości f_h [2].



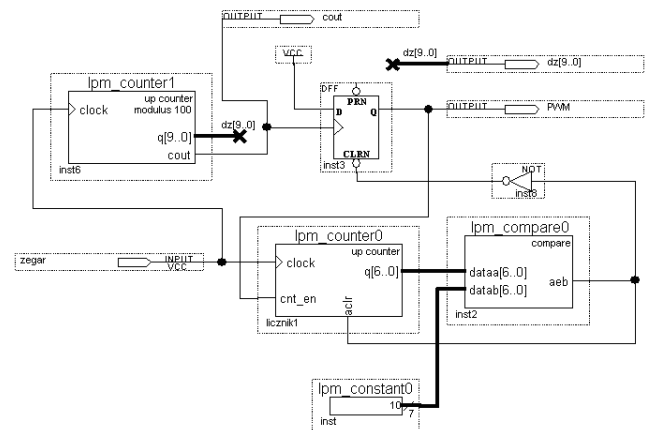
Rys. 1. Analogowy modulator PWM, t_w - czas trwania impulsu, T_i okres sygnału PWM



Rys. 2. Cyfrowy modulator PWM, f_h – częstotliwość sygnału taktującego licznik, f_i – częstotliwość sygnału wyjściowego PWM

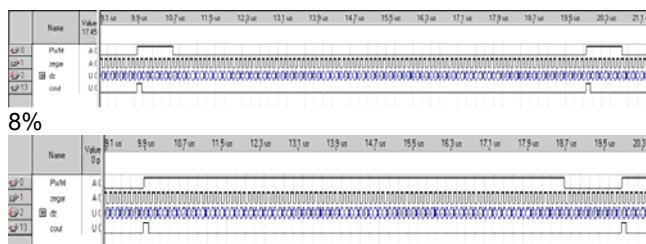
Układ PWM zrealizowany zgodnie z przedstawioną koncepcją bazującą na rozwiązaniu klasycznym, zrealizowany w środowisku projektowym Quartus II firmy Altera, pokazany jest na rysunku 3.

Sygnał z komparatora (lpm_compare → aeb: a equal b) trafia na wejście R asynchronicznego przerzutnika RS. Asynchroniczny przerzutnik RS został zrealizowany z wykorzystaniem przerzutnika synchronicznego typu D z wejściem D połączonym na stałe do wysokiego poziomu logicznego i aktywnym wejściem /R (CLRn na rysunku 3). Jako licznik binarny oraz w funkcji dzielnika zastosowano liczniki konfigurowalne lpm_counter z biblioteki MegaLPM środowiska projektowego Quartus II. Sygnałem sterującym jest sygnał wyjściowy elementu lpm_constant.



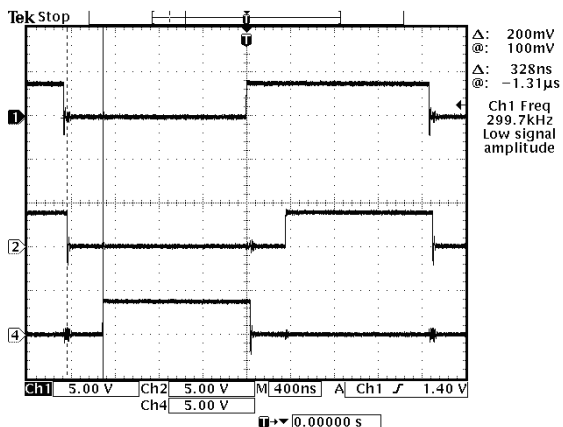
Rys. 3. Cyfrowa realizacja modulatora DPWM metodą klasyczną

Efekt działania prezentowanego układu jest widoczny na rysunku 4, przedstawiającym wyniki symulacji w programie Quartus II. Widoczne są dwa przypadki ilustrujące generację sygnału PWM o współczynniku wypełnienia 8% oraz 88%.

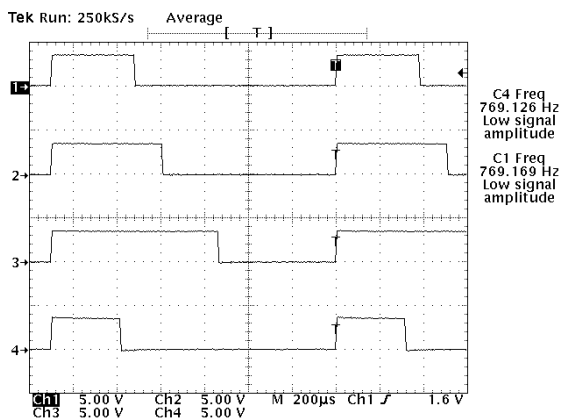


Rys. 4. Sygnał DPWM z symulacji w Quartus II (wypełnienie 8% i 88%), gdzie: PWM – sygnał wyjściowy, zegar – sygnał f_n , cout – sygnał z dzielnika częstotliwości

Przykładowe przebiegi uzyskane podczas badań laboratoryjnych układu sterowania wyposażonego w cyfrowy modulator PWM przedstawione są na rysunkach 5 i 6. Rysunek 5 przedstawia sygnały wygenerowane przez cyfrowy modulator dwukanałowy. Widoczny jest przebieg pomocniczy (kanał 1) oraz dwa kanały PWM (w tym przypadku o równym wypełnieniu) przesunięte o 180 stopni. Rysunek 6 przedstawia sygnały PWM wygenerowane przez cyfrowy modulator czterokanałowy (wypełnienia 30%, 40%, 60% oraz 25%). Do realizacji cyfrowego modulatora wykorzystano zestaw uruchomieniowy Terasic Cyclone II FPGA Starter Board - DE1 z układem FPGA z rodziny Cyclone II typu EP2C20F484C7N.

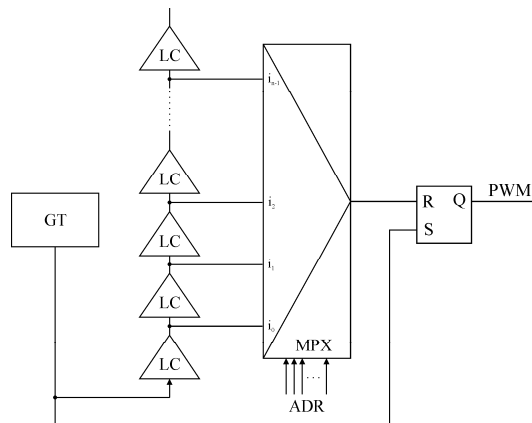


Rys. 5. Przebiegi wyjściowe: Ch1 – pomocniczy sygnał sterujący, Ch2 – pierwszy kanał PWM, Ch4 – drugi kanał PWM, częstotliwość $f = 300$ kHz.



Rys. 6. Przebiegi wyjściowe (modulator czterokanałowy): Ch1 – wypełnienie 30%, Ch2 – wypełnienie 40%, Ch3 – wypełnienie 60%, Ch4 – wypełnienie 25%, częstotliwość $f = 770$ kHz

W ostatnich latach prezentowano także inne architektury modulatorów PWM charakteryzujące się odmiennymi właściwościami [1, 2, 3]. Ciekawym pomysłem na pokonanie problemu wysokiej częstotliwości taktowania w cyfrowym modulatorze PWM jest architektura wykorzystująca linię opóźniającą z odczepami (Rys. 7).



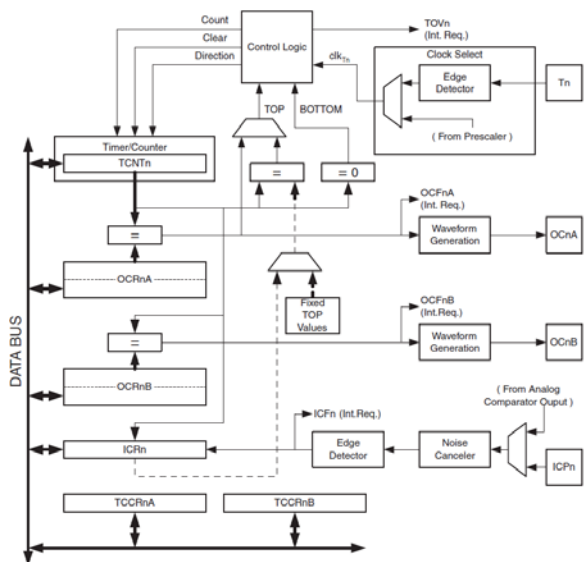
Rys. 7. Schemat modulatora PWM z łańcuchem opóźniającym.

Jako element opóźniający wykorzystuje się w układzie cyfrowym komórkę logiczną LC. Impuls wyjściowy z generatora taktującego GT, o częstotliwości równej wyjściowej częstotliwości PWM, jest podawany na wejście łańcucha komórek opóźniających i jednocześnie powoduje ustawienie wyjścia przerzutnika wyjściowego RS. Zmieniając adres na wejściu ADR multiplexera MPX można wybrać odpowiedni przedział czasu, w którym nastąpi koniec generowanego właśnie impulsu przebiegu PWM. Rozwiązanie to wymaga 2^n razy mniejszej częstotliwości taktowania niż układ z rysunku 2, jednak ceną jest duża liczba potrzebnych komórek logicznych, generujących elementarne opóźnienia. Liczba ta zależy od wymaganej rozdzielczości generowanego sygnału PWM. Czas propagacji impulsu w kolejnych komórkach powinien być identyczny. Maksymalny czas opóźnienia, a więc także związana z nim liczba komórek opóźniających, musi być dopasowany do okresu wymaganego sygnału PWM.

Modulatory PWM w mikrokontrolerach AVR8

W aplikacjach oświetleniowych w roli cyfrowych modulatorów PWM dobrze sprawdzają się mikrokontrolery ośmiobitowe, stanowiące tańszą alternatywę dla układów FPGA [5-6]. Popularna seria mikrokontrolerów AVR zawiera układy wyposażone w kilka sprzętowych kanałów PWM. Przykładowy układ licznika TCNT1 mikrokontrolera ATmega8, mogącego pracować w konfiguracji generatora PWM jest przedstawiony na rysunku 8 [7]. Aby wykorzystać wybrany kanał PWM, należy odpowiednio skonfigurować jeden z dostępnych w danym mikrokontrolerze liczników oraz współpracujących z nim specjalnych rejestrów, zadających wypełnienie. Zasada generacji opiera się o rozwiązanie klasyczne – cyfrową emulację modulatora analogowego. Jako sygnał sterujący służy słowo binarne przechowywane w jednym ze specjalnie do tego celu przeznaczonych rejestrów OCR (rys. 8).

Jako generator przebiegu piłokształtnego pracuje odpowiedni licznik binarny, którego stan jest w sposób ciągły porównywany z ustawionym słowem sterującym. Informacja z porównania steruje rejestrem wyjściowym, który może pracować w jednym z kilku dostępnych trybów pracy. Przykładowo w momencie wystąpienia prawidłowego porównania, w zależności od ustawionej konfiguracji może wyzerować sygnał wyjściowy, ustawić w stan wysoki bądź zmienić bieżący stan wyjściowy na przeciwny.

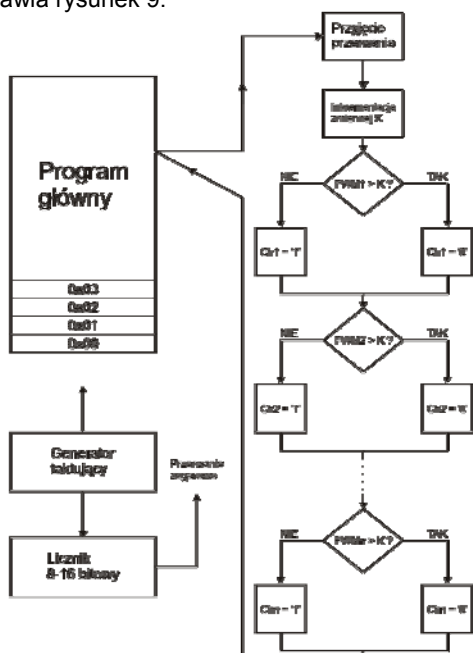


Rys. 8. Schemat blokowy szesnastobitowego licznika TCNT1 mikrokontrolera ATmega8 [8]

Główne elementy wykorzystywane do generacji PWM z wykorzystaniem licznika TCNT1 widoczne na rysunku 8 to szesnastobitowy licznik binarny (TCNTn), układ komparatora cyfrowego (=), rejestry OCR (służące do przechowywania wartości zadającej wypełnienie), generator przebiegu wyjściowego (Waveform Generation) oraz wyjścia PWM (OCn). Liczba sprzętowych kanałów sygnału PWM w mikrokontrolerach AVR jest niewielka i często może być niewystarczająca.

Programowy modulator PWM

W zastosowaniach oświetleniowych możliwe jest stosowanie programowej modulacji PWM, której algorytm przedstawia rysunek 9.



Rys. 9. Algorytm programowej generacji PWM

Aby zapewnić stabilną częstotliwość generowanych przebiegów należy wykorzystać sprzętowe przerwy zegarowe. Częstotliwość generacji przerwań powinna być 2^n razy większa od częstotliwości wyjściowego sygnału PWM aby można było uzyskać n - bitową rozdzielczość. W

procedurze obsługi przerwania zegarowego można modyfikować wypełnienie impulsów w poszczególnych kanałach. Wykorzystanie przerwań zegarowych do odmierzenia czasu znacznie poprawia dokładność generowanych przebiegów. Metodą programową można zwiększyć liczbę kanałów wyjściowych, ponad dostępną w danym mikrokontrolerze liczbę generatorów sprzętowych. Typ zastosowanej zmiennej K (rys. 9) ma wpływ na rozdzielczość generowanego sygnału PWM.

W laboratorium wykonano i przetestowano z powodzeniem 16 oraz 20 - kanałowe generatory PWM o rozdzielczości ośmiobitowej (zmienna K typu char), przy taktowaniu mikrokontrolera Atmega8 z częstotliwością 8 MHz (oraz 16MHz z rezonatora zewnętrznego przy 20 kanałach) z wewnętrznego generatora RC i częstotliwości sygnałów PWM ok. 300 Hz.

Podsumowanie

W artykule przedstawiono wybrane zagadnienia związane z cyfrową generacją sygnału PWM. Opisano wybrane metody cyfrowej realizacji generatora PWM zarówno z wykorzystaniem układów typu FPGA jak i mikrokontrolerów AVR oraz w sposób programowy. Do zastosowań oświetleniowych (sterowanie jasnością świecenia zestawów LED) bardzo dobrze nadają się generatory programowe. Zastosowanie generatora programowego pozwala realizować stosunkowo tanie wielokanałowe regulatory jasności świecenia.

Zrealizowano w ramach pracy statutowej SWE/1/11.

REFERENCES

- [1] Syed E., Achmed E., Maksimovic D.: Digital Pulse Width Modulator Architectures. Annual IEEE Power Electronics Specialists Conference 2004, Aachen, Germany, pp.4689-4695.
- [2] O'Malley E. Rinne K.: A programmable digital pulse width modulator providing versatile pulse patterns and supporting switching frequencies beyond 15MHz. IEEE APEC 2004, pp.53-59.
- [3] Prodic A., Maksimovic D., Ericsson R. W.: Design and implementation of a digital PWM controller for a high-frequency switching DC-DC power converter. The 27th Annual Conference of the IEEE Industrial Electronics Society, IECON 2001.
- [4] Patella B.J., Prodic A., Zinger A., Maksimovic D.: High-frequency Digital Controller IC for dc/dc Converters, IEEE Applied Power Electronics (APEC), Dallas, March 2002, pp.374-380.
- [5] Wojtkowski W., Jałbrzykowski P.: Zastosowanie mikrokontrolerów jednocuklowych do sterowania PWM w układach falownikowych pracujących z wysoką częstotliwością, VIII Konferencja Naukowo-Techniczna : Zastosowania komputerów w elektrotechnice : ZKwE'2003. T.1, Poznań-Kiekrz, 7-9 kwietnia 2003 r. - S.377-380.
- [6] 8-bit AVR with 8K bytes In-System Programmable Flash – ATmega 8. Atmel Corporation, www.atmel.com
- [7] Grodzki L.: Constant-current Driving of the RGB LED, Przegląd Elektrotechniczny, Vol. 86, 2010, Nr 10, p.200-202.
- [8] Grodzki L.: Constant-current Driving of the LEDs' group, Przegląd Elektrotechniczny, Vol. 86, 2010, Nr 10, p.203-205.
- [9] Pracki P.: Efektywność energetyczna oświetlenia obiektów użyteczności publicznej, Przegląd Elektrotechniczny, R85, NR 9/2009, p. 328-331.

Autor:

dr inż. Wojciech Wojtkowski, Politechnika Białostocka, Wydział Elektryczny, Katedra Automatyki i Elektroniki, ul. Wiejska 45D, 15-351 Białystok, E-mail: w.wojtkowski@pb.edu.pl;